

Η αρχιτεκτονική των μικροεπεξεργαστών

Ο μικροεπεξεργαστής (μΕ) είναι το κεντρικό στοιχείο σε κάθε μικροϋπολογιστικό σύστημα. Γι' αυτό και αποτελεί την κεντρική μονάδα επεξεργασίας ΚΜΕ (CPU: Central Processing Unit) του μικροϋπολογιστικού συστήματος. Οι βασικές πράξεις που εκτελεί ο μικροεπεξεργαστής είναι οι εξής:

- Διαβάζει εντολές από τη μνήμη, τις αποκωδικοποιεί και τις εκτελεί.
- Ελέγχει το όλο σύστημα παρέχοντας τα απαραίτητα προς αυτό σήματα. Έτσι μεταφέρει δεδομένα από και προς τη μνήμη καθώς επίσης από και προς τις μονάδες εισόδου/εξόδου.
- Εκτελεί αριθμητικές και λογικές πράξεις.
- Ανταποκρίνεται σε σήματα διακοπών και ελέγχου.
- Διακλαδώνει την ομαλή ακολουθιακή ροή ενός προγράμματος σε άλλο σημείο, σε υπορουτίνα, επιστροφεί από υπορουτίνα και αποκρίνεται σε διακοπές από εξωτερικά σήματα ή από το πρόγραμμα.

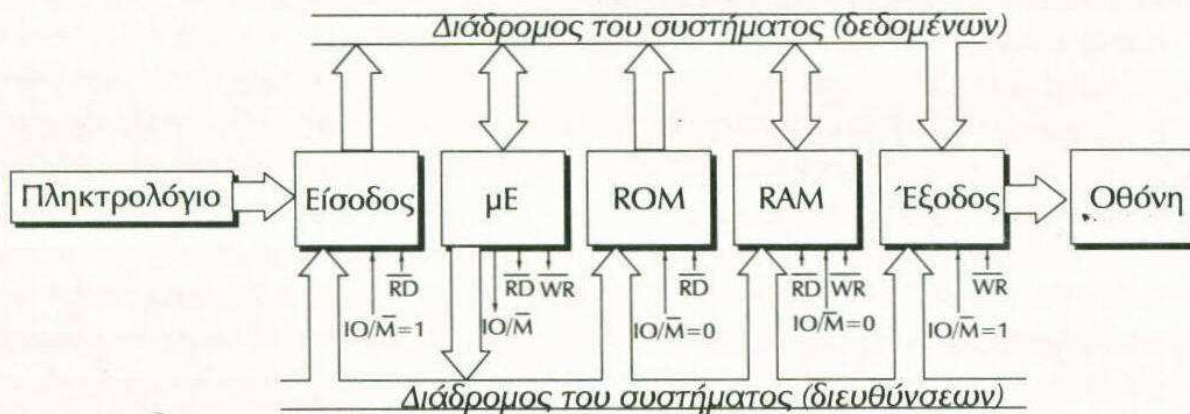
2.1 Βασικές Αρχές των Μικροϋπολογιστικών Συστημάτων

Στο σχ.2.1 δίνεται το γενικό σχήμα ενός μικροϋπολογιστικού συστήματος (μΥ-Σ). Αποτελείται από μονάδες εισόδου/εξόδου δεδομένων, μνήμες (RAM και ROM) και την Κεντρική Μονάδα Επεξεργασίας (ΚΜΕ) τον μικροεπεξεργαστή (μΕ). Μπορούμε να θεωρήσουμε ότι ένα μΥ-Σ επεξεργάζεται ψηφιακά δεδομένα που δέχεται από τον εξωτερικό κόσμο στην είσοδο και παρέχει ως έξοδο ψηφιακά δεδομένα που είναι αποτέλεσμα των πράξεων πάνω στα δεδομένα εισόδου. Οι διάφορες λειτουργίες και πράξεις εκτελούνται από τον μΕ. Το ποιές εντολές και με ποιά σειρά θα εκτελεστούν αποτελεί το πρόγραμμα του μΥ και είναι καταχωρημένο στη μνήμη.

Στην παράγραφο αυτή δεν θα επεισελθουμε σε λεπτομέρειες που αφορούν το κάθε τμήμα ενός μΥ-Σ. Αυτά θα μελετηθούν στη συνέχεια ξεχωριστά το καθένα. Εδώ θα δοθεί έμφαση στο όλο σύστημα. Έτσι θα

Θεωρήσουμε τον μE από την άποψη των εξωτερικών του σημάτων χωρίς να μας απασχολεί η εσωτερική του λειτουργία.

Τα εξωτερικά σήματα του μE σκοπό έχουν την επικοινωνία του με τα υπόλοιπα τμήματα του $\mu Y-\Sigma$, δηλαδή τη μνήμη και τις μονάδες εισόδου/εξόδου δεδομένων (E/E). Για την απλοποίηση της επικοινωνίας αυτής χρησιμοποιείται ένα σχήμα διαδρόμου (system bus) κοινών σημάτων όπου όλες οι συσκευές είναι συνδεδεμένες. Πρίν προχωρήσουμε στον τρόπο επικοινωνίας ας δούμε ποιά είναι τα τυπικά σήματα που αποτελούν το bus ενός μE των 8 bit.



Σχήμα 2.1 Χονδρικό διάγραμμα $\mu Y-\Sigma$

Ένα $\mu Y-\Sigma$ εκτελεί τις ενέργειές του αφ'ενός μεταφέροντας και αφ'ετέρου μετασχηματίζοντας δεδομένα από και προς τους καταχωρητές του μE ή τη μνήμη του συστήματος. Τυπικά, αυτοί οι μετασχηματισμοί που πραγματοποιούνται στα δεδομένα λαμβάνουν χώρα στους εσωτερικούς καταχωρητές του μE , πολλοί από τους οποίους είναι λειτουργικοί καταχωρητές (operational registers). Οι λειτουργικοί καταχωρητές διαφέρουν από τους καταχωρητές αποθήκευσης στο γεγονός ότι εκτελούν αριθμητικές και λογικές πράξεις στα δεδομένα που περιέχουν, δηλαδή μετασχηματίζουν τα δεδομένα.

Ο μE ελέγχει και συγχρονίζει μεταφορές και μετασχηματισμούς των δεδομένων σύμφωνα με τις εντολές που διαβάζει από κάποιο πρόγραμμα εφαρμογής που βρίσκεται στη μνήμη του συστήματος.

Ετσι τα διάφορα υποσυστήματα ενός $\mu Y-\Sigma$ είναι εξωτερικά συνδεδεμένα με τον διάδρομο του συστήματος (system bus), ο οποίος περιέχει τον διάδρομο διευθύνσεων, διάδρομο δεδομένων και τα υπόλοιπα σήματα που αποτελούν το διάδρομο ελέγχου. Ένα τυπικό σύνολο από σήματα διαδρόμων ενός μY συστήματος φαίνεται στον πίνακα 2.1. Το σύστημα αυτό έχει διάδρομο διευθύνσεων των 16-bit και διάδρομο

δεδομένων των 8-bit. Ο διάδρομος ελέγχου ενός πραγματικού συστήματος περιέχει και πρόσθετα σήματα ελέγχου που διαφέρουν ανάλογα με τον μE . Τα $\overline{\text{RD}}$ και $\overline{\text{WR}}$ είναι γενικευμένοι παλμοί χαμηλής στάθμης για διάβασμα και γράψιμο είτε είναι από/προς μνήμη είτε από/προς E/E. Η διάκριση αυτή γίνεται από το σήμα $\text{IO} / \overline{\text{M}}$.

Ο μE δίνει μία διεύθυνση στο διάδρομο διευθύνσεων και σήματα χρονισμού στο διάδρομο ελέγχου για να συγχρονίσει το διάβασμα και το γράψιμο από μνήμες και εξωτερικές συσκευές που είναι συνδεδεμένες πάνω σε πόρτες E/E (π.χ. πληκτρολόγιο, οθόνη κλπ.). Ένας παλμός διαβάσματος ($\overline{\text{RD}}$), ενεργοποιείται από τον μικροεπεξεργαστή όταν είναι έτοιμος να διαβάσει δεδομένα από την μνήμη ή από μια πόρτα εισόδου. Ένας παλμός διαβάσματος ($\overline{\text{WR}}$), ενεργοποιείται από τον μE όταν τα δεδομένα που είχε τοποθετήσει στον διάδρομο δεδομένων έχουν σταθεροποιηθεί και μπορούν να μεταφερθούν στην μνήμη ή σε κάποια πόρτα E/E. Το πρόσθετο σήμα κατάστασης ($\text{IO} / \overline{\text{M}}$), καθορίζει προσπέλαση στη μνήμη ή σε μια συσκευή E/E μέσω μιας διεύθυνσης που δίνεται από τον μE .

Πίνακας 2.1 Σήματα διαδρόμων 8-bit Μικροϋπολογιστών

Όνομα	Λειτουργία	Αριθμός	Είδος
A0-A15	Διάδρομος διευθύνσεων	16	Εξοδος
D0-D7	Διάδρομος δεδομένων	8	Αμφίδρομο
$\overline{\text{RD}}$	Σήμα ανάγνωσης	1	Εξοδος
$\overline{\text{WR}}$	Σήμα εγγραφής	1	Εξοδος
$\text{IO} / \overline{\text{M}}$	Αναφορά σε E/E ή στη μνήμη	1	Εξοδος
INT	Διακοπή	1	Είσοδος
INTA	Αναγνώριση διακοπής	1	Εξοδος
HOLD	Συγκράτηση	1	Είσοδος
HOLDA	Αναγνώριση συγκράτησης	1	Εξοδος
RESET	Επαναφορά συστήματος	1	Είσοδος

Εδώ πρέπει να τονισθεί ότι όσο μεγάλος και να είναι ο αριθμός των συσκευών (ή μονάδων) που βρίσκονται στο bus στην πραγματικότητα κάθε χρονική στιγμή το πολύ δύο μπορεί να είναι ταυτόχρονα ενεργά συνδεδεμένες στο διάδρομο: ο μE υποχρεωτικά και μια άλλη μονάδα του $\mu\text{Y-}\Sigma$ από την οποία διαβάζει ή γράφει δεδομένα. Υπάρχει βέβαια μια εξαίρεση όπου δύο μονάδες επικοινωνούν χωρίς τη μεσολάβηση της ΚΜΕ. Η περίπτωση αυτή θα εξεταστεί στο κεφάλαιο 6 και αφορά την απ'ευθείας προσπέλαση της μνήμης (DMA). Η δυνατότητα της απομόνωσης εξασφαλίζεται από την κατάσταση της άπειρης αντίστασης που παρέχουν οι έξοδοι των μονάδων αυτών (έξοδοι τριών καταστάσεων, three state). Απαραίτητη προϋπόθεση για να μην μπερδεύονται τα σήματα,

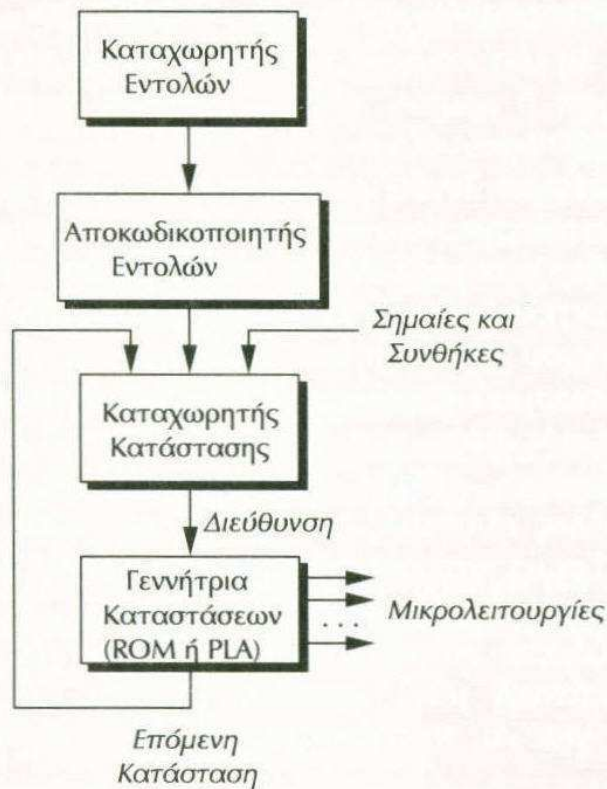
είναι δύο έξοδοι να μην συνδέονται ταυτόχρονα στο bus. Ο συγχρονισμός αυτός εξασφαλίζεται από τα σήματα ελέγχου του μE και τη διαφορετική διεύθυνση που δίνεται σε κάθε μονάδα μνήμης ή πόρτα E/E κατάλληλα. Κυκλώματα αποκωδικοποίησης της διεύθυνσης δημιουργούν σήματα ενεργοποίησης για κάθε μονάδα του $\mu Y-\Sigma$. Έτσι όταν ο μE εξάγει μία διεύθυνση δημιουργείται το σήμα ενεργοποίησης της αντίστοιχης μονάδας επιτρέποντας την επικοινωνία της με τον μικροεπεξεργαστή.

2.2 Αρχιτεκτονική Μικροεπεξεργαστών

Στην παράγραφο αυτή θα προχωρήσουμε στις λεπτομέρειες της εσωτερικής οργάνωσης ενός μE . Τα βασικά αρχιτεκτονικά χαρακτηριστικά ενός μE είναι:

- **Μήκος λέξης:** Αυτό προσδιορίζεται σύμφωνα με τον αριθμό των ψηφίων που η ALU μπορεί να επεξεργαστεί παράλληλα. Τα πιο κοινά μήκη λέξεων είναι 8, 16 και 32 bits.
- **Τύποι δεδομένων:** Αυτοί είναι:
 - Αριθμητικά δεδομένα (arithmetic data)
 - Λογικά δεδομένα (logical data)
 - Δεδομένα τύπου Boolean
(Με χρήση καταχωρητών του 1 bit για εντολές υπό συνθήκη)
 - Αλφαριθμητικά δεδομένα (character data)
- **Ταχύτητα:** Εξαρτάται από την συχνότητα του ρολογιού και από τον αριθμό των περιόδων του ρολογιού που χρειάζονται για την εκτέλεση μιας εντολής.
- **Ικανότητα επεξεργασίας:** Καθορίζονται από τις λειτουργίες που μπορούν να εκτελεστούν από την αριθμητική/λογική μονάδα (ΑΛΜ, Arithmetic Logic Unit, ALU), καθώς και από τον συνολικό αριθμό και τύπο των εντολών.
- **Διαχείριση μνήμης** (memory managment)
- **Χειρισμοί διακοπών**
- **Δυνατότητες επικοινωνίας εσωτερικά και εξωτερικά**

Μια απλή αρχιτεκτονική ενός μE φαίνεται στο σχ.2.2. Μπορούμε να διακρίνουμε μονάδα ελέγχου, αριθμητική/λογική μονάδα (ΑΛΜ), τον καταχωρητή εντολών, τον μετρητή προγράμματος, το δείκτη στοίβας καθώς και διάφορους καταχωρητές γενικής χρήσης. Όπως φαίνεται από το σχ.2.2 και ο μE έχει μια δομή παρόμοια με αυτή ενός $\mu Y-\Sigma$. Η μονάδα ελέγχου παίζει το ρόλο της ΚΜΕ για τον μE ταυτόχρονα όμως παράγει και τα σήματα ελέγχου για το $\mu Y-\Sigma$. Η μονάδα αυτή καθώς και τα υπόλοιπα



Σχήμα 2.3 Μονάδα ελέγχου

Κάθε τέτοια λειτουργία αποτελείται από σειρά μικρολειτουργιών. Έτσι για την επεξεργασία μιας εντολής απαιτούνται πολλαπλά βήματα ελέγχου δηλ. μικροεντολών. Μια γεννήτρια καταστάσεων χρησιμοποιείται για τον χρονισμό αυτών των μικροεντολών.

Η γεννήτρια καταστάσεων, συνδυάζει τα σήματα εξόδου από τον καταχωρητή επόμενης μικροεντολής μαζί με το σήμα του αποκωδικοποιητή εντολής προσδιορίζοντας έτσι τις συγκεκριμένες μικρολειτουργίες σε κάθε στιγμή του κύκλου εντολών. Ταυτόχρονα δημιουργεί τα κατάλληλα σήματα ελέγχου. Στη μονάδα ελέγχου των περισσότερων 8-bit μE χρησιμοποιείται καλωδιωμένη λογική.

Οι περισσότεροι όμως 16-bit και 32-bit μE έχουν υιοθετήσει την μικροπρογραμματιζόμενη προσέγγιση για την σχεδίαση της μονάδας ελέγχου τους. Τώρα η παρούσα κατάσταση προσδιορίζεται από την διεύθυνση που δίνεται στη γεννήτρια κατάστασης, καθώς τα περιεχόμενα αυτής της διεύθυνσης (δηλ. η μικροεντολή) παρέχουν την πληροφορία για τις απαιτούμενες ομάδες σημάτων ελέγχου και για την εκλογή της επόμενης κατάστασης (ή διεύθυνσης της μικροεντολής). Σε μια πιο σύνθετη σχεδίαση διαφορετικές ομάδες από μικροεντολές σχηματίζουν μικρορουτίνες που συνήθως οργανώνονται σε ένα σύνθετο σύστημα δύο

επιπέδων. Η εντολή όταν αποκωδικοποιηθεί δείχνει στην κατάλληλη μικρορουτίνα που υπάρχει στη γεννήτρια καταστάσεων που με τη σειρά της θα δείξει μια ομάδα από μικροεντολές.

Για μια καλά προσδιορισμένη εφαρμογή η προσέγγιση με καλωδιωμένη λογική συμβάλλει σε κάπως μικρότερη μονάδα ελέγχου από ότι αυτή που υλοποιείται με μικροπρογραμματιζόμενη λογική. Παρόλ' αυτά μια τέτοια μονάδα ελέγχου είναι άκαμπτη και παρουσιάζει δυσκολίες στο σχεδιασμό, ειδικά όταν αυξάνει ο αριθμός των εντολών του μΕ, πράγμα που οδηγεί σε σύνθετες δομές με έλλειψη εσωτερικής οργάνωσης. Καθώς η πολυπλοκότητα του συστήματος αυξάνει κατά πολύ και το κόστος. Οι τροποποιήσεις επιπλέον είναι πολύ δύσκολες. Από την άλλη μεριά η μικροπρογραμματιζόμενη προσέγγιση οδηγεί σε κανονικότερο σχεδιασμό και παρέχει ένα προχωρημένο και ευέλικτο σύνολο εντολών. Μελλοντικές αλλαγές και βελτιώσεις είναι πιο εύκολες καθώς απαιτείται μόνο η αλλαγή των μικρορουτινών ή της ROM ή PLA (γεννήτριας καταστάσεων).

Η μικροπρογραμματιζόμενη λογική είναι πιο αργή από την καλωδιωμένη λογική. Για να αυξηθούν οι ταχύτητες εκτέλεσης του μικροκώδικα απαιτούνται πολύ μεγάλα μήκη λέξεων μικροεντολών.

Η βασική λειτουργία ενός μΕ ρυθμίζεται από την μονάδα ελέγχου, που είναι κυκλική, και απαρτίζεται από συνεχή ανάγνωση και εκτέλεση εντολών. Κάθε κύκλος εκτέλεσης εντολής μπορεί να θεωρηθεί ότι έχει δύο καταστάσεις: την κατάσταση ανάκλησης και την εκτέλεσης της εντολής. Στην κατάσταση που διαβάζει μεταφέρει μια εντολή από την μνήμη στον μΕ, ενώ στην άλλη κατάσταση εκτελεί την εντολή. Ο μΕ κανονικά κάνει κύκλους μεταξύ των δύο καταστάσεων μέχρι να εκτελέσει μια εντολή στάσης οπότε μπαίνει σε κατάσταση στάσης και σταματά (βλέπε σχ.2.4).

Στους επεξεργαστές RISC (Reduced Instruction Set Computers - Υπολογιστές περιορισμένου αριθμού εντολών) η χρήση της καλωδιωμένης λογικής επιτρέπει υψηλές ταχύτητες λειτουργίας. Στη μεγάλη υπολογιστική ισχύ των RISC συμβάλει το μεγάλο μήκος των λέξεων που χειρίζονται, η ύπαρξη ξεχωριστού διαδρόμου για τη διακίνηση δεδομένων και εντολών και η παρουσία μεγάλου αριθμού εσωτερικών καταχωρητών.

Οι λειτουργίες που αυτόματα γίνονται κατά την εκτέλεση μιας εντολής είναι:

1. **Κλήση εντολής:** Μεταφέρεται από τη μνήμη και από τη θέση που δείχνει ο μετρητής προγράμματος PC ο κώδικας της επόμενης εντολής.
2. **Αποκωδικοποίηση** (του κώδικα): Αν είναι εντολή που περιέχει και άλλα byte δεδομένων τότε εκτελείται το 3ο βήμα (αλλιώς παραλείπεται).
3. **Μεταφορά από τη μνήμη της υπόλοιπης εντολής**
4. **Εκτέλεση της εντολής**



Σχήμα 2.4 Βασικές καταστάσεις ενός μΕ

Υπάρχουν όμως και άλλοι τρόποι λειτουργίας ενός μΕ. Οι περισσότεροι μΕ των 16-bit και 32-bit μπορούν να λειτουργήσουν σε δύο καταστάσεις: είτε σε κατάσταση "χρήστη" (*user mode*) είτε σε κατάσταση "επόπτη" (*supervisor mode*). Αυτό παρέχει ασφάλεια στο σύστημα. Τα περισσότερα προγράμματα του χρήστη εκτελούνται στο *user mode* όπου τα προγράμματα επιτρέπεται να προσπελάσουν μόνο τις δικές τους περιοχές κώδικα και δεδομένων. Από την άλλη μεριά το λειτουργικό σύστημα εκτελείται στο *supervisor mode* και έχει πρόσβαση σε όλες τις περιοχές του συστήματος, που ονομάζονται πόροι (*resources*).

2.2.2 Εσωτερικοί Καταχωρητές

Για να γνωρίζει ποιά εντολή πρέπει να εκτελεστεί στη συνέχεια, η μονάδα ελέγχου περιέχει ένα καταχωρητή ειδικού σκοπού, τον μετρητή προγράμματος (βλέπε σχ.2.2). Ο μετρητής προγράμματος είναι ένας λειτουργικός καταχωρητής που κρατά πάντα την διεύθυνση είτε της επόμενης για εκτέλεση εντολής είτε της επόμενης λέξης μιας εντολής πολλών λέξεων που δεν έχει ακόμα διαβαστεί ολόκληρη. Σε κάθε περίπτωση, μετά την ολοκλήρωση της εκτέλεσης μιας εντολής, ο μετρητής προγράμματος περιέχει τη διεύθυνση της πρώτης λέξης της επόμενης για εκτέλεση εντολής. Η λειτουργική φύση του μετρητή προγράμματος επιτρέπει στα περιεχόμενά του να αυξάνονται από την μονάδα ελέγχου.

Μία από τις εισόδους της μονάδας ελέγχου είναι η είσοδος επαναρχικοποίησης (*reset*). Όταν ο μΕ επαναρχικοποιείται, η μονάδα ελέγχου θέτει τον μετρητή προγράμματος στο μηδέν ή και σε άλλη τιμή γνωστή εκ των προτέρων. Αυτή η αρχική τιμή ορίζει την διεύθυνση στην μνήμη από την οποία θα προσπελαστεί η πρώτη εντολή. Ταυτόχρονα μηδενίζονται όλοι οι εσωτερικοί καταχωρητές μΕ.

Στην πραγματικότητα, για να προσπελαστεί η πρώτη λέξη της εντολής, η διεύθυνση που περιέχεται στον μετρητή προγράμματος τοποθετείται στον διάδρομο διευθύνσεων. Για να γίνει αυτό, η μονάδα ελέγχου μεταφέρει τα περιεχόμενα του μετρητή προγράμματος στον

καταχωρητή διευθύνσεων (address register). Ο μετρητής προγράμματος στη συνέχεια αυξάνεται ώστε να δείχνει την επόμενη θέση μνήμης. Οι έξοδοι του καταχωρητή διευθύνσεων είναι οι ακίδες διευθύνσεων του μικροεπεξεργαστή. Η μονάδα ελέγχου στη συνέχεια, ενεργοποιεί έναν παλμό διαβάσματος από την μνήμη που μεταφέρει τα δεδομένα από την συγκεκριμένη διεύθυνση της μνήμης στον μΕ. Εκτελείται δηλαδή ένας κύκλος ανάγνωσης του μΕ. Τα δεδομένα μεταφέρονται στον επεξεργαστή μέσω του data bus buffer/latch και μετά στον καταχωρητή εντολών (IR, instruction register). Οι καταχωρητές μέσα στον μΕ συνδέονται μεταξύ τους με έναν εσωτερικό διάδρομο δεδομένων.

Η πρώτη λέξη μιας εντολής είναι ο κώδικας λειτουργίας (operation code) για αυτή την εντολή. Ο κώδικας λειτουργίας πληροφορεί την μονάδα ελέγχου ποιές λειτουργίες χρειάζονται για την εκτέλεση της εντολής. Η έξοδος του IR αποκωδικοποιείται και χρησιμοποιείται από την μονάδα ελέγχου για να αναπτύξει μια σειρά από μικρολειτουργίες και μεταφορές περιεχομένων καταχωρητών ώστε να εκτελεστεί η εντολή.

Ο κώδικας λειτουργίας του IR δείχνει την διεύθυνση μιας θέσης εκκίνησης στην ROM ή PLA ελέγχου μέσα στον μΕ όπου βρίσκεται μια σειρά από πολύ στοιχειώδεις μικροεντολές όπως ήδη αναφέρθηκε στην προηγούμενη παράγραφο. Η εκτέλεση κάθε εντολής του συγκεκριμένου συνόλου εντολών ενός μΕ ολοκληρώνεται από την μονάδα ελέγχου μέσω της εκτέλεσης μιας σειράς αυτών των μικρολειτουργιών σχετιζομένων με τη συγκεκριμένη εντολή. Οι μικροεντολές και κατά συνέπεια το σύνολο εντολών των περισσότερων μΕ, καθορίζονται από τον κατασκευαστή.

Οι εντολές ενός μΕ συχνά απαιτούν περισσότερη πληροφορία από αυτή που μπορεί να περιέχει μια μοναδική λέξη της μνήμης. Αυτό είναι συνηθισμένο στους 8-μπιτους μΕ. Για αυτό το λόγο είναι συνηθισμένο οι εντολές να αποτελούνται από δύο, τρεις ή περισσότερες λέξεις. Η πρώτη λέξη είναι πάντοτε ο κώδικας λειτουργίας. Η δεύτερη και τρίτη λέξη είναι δεδομένα που αναπαριστούν είτε μια διεύθυνση είτε μια σταθερά. Αφού ο κώδικας λειτουργίας διαβαστεί και τοποθετηθεί στον καταχωρητή εντολών, η αποκωδικοποίησή του δείχνει αν η εντολή αποτελείται από πρόσθετα bytes δεδομένων. Τα bytes μιας εντολής πολλών λέξεων περιέχονται σε διαδοχικές θέσεις μνήμης.

Για να ολοκληρωθεί το διάβασμα μιας εντολής πρέπει τα πρόσθετα bytes της εντολής που απομένουν στη μνήμη να μεταφερθούν στον μΕ. Κάθε λειτουργία διαβάσματος ή γραψίματος στη μνήμη από τον μΕ ονομάζεται αναφορά στη μνήμη (memory reference). Αν η εντολή αποτελείται από δύο bytes, μια δεύτερη αναφορά στη μνήμη είναι απαραίτητη για να μεταφερθεί το δεύτερο byte της εντολής στον μΕ. Ο προορισμός αυτού του δεύτερου byte δεδομένων εξαρτάται από την

συγκεκριμένη υπό εξέταση εντολή. Συνήθως τοποθετείται στον προσωρινό καταχωρητή.

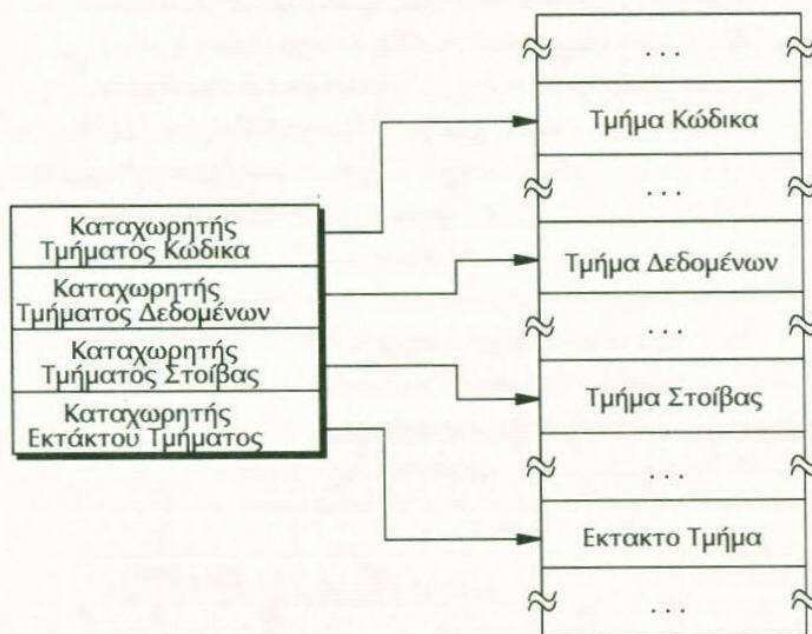
Οι προσωρινοί καταχωρητές χρησιμοποιούνται από την μονάδα ελέγχου για να κρατούν ορίσματα (operands) ή διευθύνσεις που είναι μέρος μιας εντολής, μέχρι να μεταφερθούν σε άλλο καταχωρητή του μΕ ή να χρησιμοποιηθούν σαν ορίσματα σε κάποιο υπολογισμό.

Αν πρόσθετοι γενικού σκοπού καταχωρητές αποθήκευσης υπάρχουν στον μΕ, ενδιάμεσα αποτελέσματα από υπολογισμούς μπορούν για υψηλότερη ταχύτη να αποθηκευτούν σε αυτούς, ώστε να μην υπάρχει ανάγκη αποθήκευσής τους σε εξωτερική μνήμη διαβάσματος/εγγραφής που είναι πιο χρονοβόρα διαδικασία. Εντολές που μεταφέρουν δεδομένα μεταξύ των καταχωρητών γενικού σκοπού απαιτούν λίγα μόνο bits κώδικα για να προσπελάσουν τους εσωτερικούς καταχωρητές καθότι ο αριθμός αυτών είναι περιορισμένος. Αυτό έχει σαν αποτέλεσμα μικρότερο χρόνο εκτέλεσης της εντολής γιατί η εντολή απαιτεί λιγότερα bytes και για να διαβαστεί χρειάζονται λιγότερες αναφορές στη μνήμη. Επί πλέον, η μεταφορά δεδομένων μεταξύ του συσσωρευτή και ενός καταχωρητή γενικού σκοπού δεν απαιτεί αναφορά στη μνήμη καθότι η μεταφορά γίνεται μέσα στον μΕ. Για να υπάρχει μεγαλύτερη ευελιξία, οι περισσότεροι μΕ έχουν εντολές που μπορούν να εκτελέσουν μεταφορές δεδομένων μεταξύ των καταχωρητών γενικού σκοπού. Αυτοί οι καταχωρητές αποτελούν έναν πίνακα καταχωρητών. Οι καταχωρητές σε αυτόν τον πίνακα χρησιμοποιούνται και λειτουργούν είτε μόνοι τους είτε σε ζευγάρια για ταυτόχρονη μεταφορά περισσότερων δυαδικών δεδομένων.

Η διεύθυνση των δεδομένων που θα μεταφερθούν από ή προς τον μΕ μπορεί να κρατηθεί σε ένα ζευγάρι καταχωρητών γενικού σκοπού σε εντολές που δεν περιέχουν τη διεύθυνση πηγής ή προορισμού. Στην περίπτωση αυτή μια άλλη εντολή φορτώνει το ζευγάρι των καταχωρητών με τη διεύθυνση πηγής ή προορισμού και στη συνέχεια εντολές μεταφέρουν δεδομένα από ή προς μια θέση μνήμης σύμφωνα με αυτή τη διεύθυνση. Τα περιεχόμενα του ζεύγους καταχωρητών στη συνέχεια αυξάνουν ώστε η επόμενη μεταφορά δεδομένων να αναφέρεται στην επόμενη θέση μνήμης που ακολουθεί. Όταν μια εντολή χρησιμοποιεί τη διεύθυνση που περιέχεται στο ζευγάρι των καταχωρητών σαν διεύθυνση πηγής ή προορισμού σε μια μεταφορά δεδομένων, αυτή η διεύθυνση αντιγράφεται στον μανδαλωτή διευθύνσεων (address latch) κατά τη διάρκεια αναφοράς στη μνήμη κατά την οποία συμβαίνει η μεταφορά δεδομένων. Όταν χρησιμοποιείται με αυτόν το τρόπο το ζευγάρι των καταχωρητών ονομάζεται δείκτης δεδομένων (data pointer).

Υπάρχει επίσης μια κατηγορία καταχωρητών ειδικού σκοπού που βρίσκεται μόνο σε ορισμένους μΕ. Είναι οι λεγόμενοι καταχωρητές

τμήματος. Οι περισσότεροι $\mu\text{Ε}$ των 16-bit και 32-bit χρησιμοποιούν κάποιο είδος τέτοιων καταχωρητών (σχηματίζοντας ένα πίνακα τμημάτων) όταν προσπελαίνουν την κύρια μνήμη. Εάν υπάρχουν τέσσερις τέτοιοι καταχωρητές τμήματος μπορεί να δείχνουν σε τέσσερα διαφορετικά τμήματα στη μνήμη, για παράδειγμα ένα τμήμα μπορεί να χρησιμοποιείται για να κρατά τις εντολές του προγράμματος, το δεύτερο τα δεδομένα, το τρίτο μπορεί να χρησιμοποιείται σαν στοίβα, ενώ το τέταρτο ίσως να χρησιμοποιείται για επιπρόσθετα δεδομένα (βλέπε σχ.2.5). Παράδειγμα χρήσης τέτοιων καταχωρητών θα αναπτυχθεί στο κεφάλαιο 7 στα πλαίσια της παρουσίασης του $\mu\text{Ε}$ 8088.



Σχήμα 2.5 Δημιουργία τμημάτων μνήμης με τη χρήση καταχωρητών

2.2.3 Αριθμητική και Λογική Μονάδα

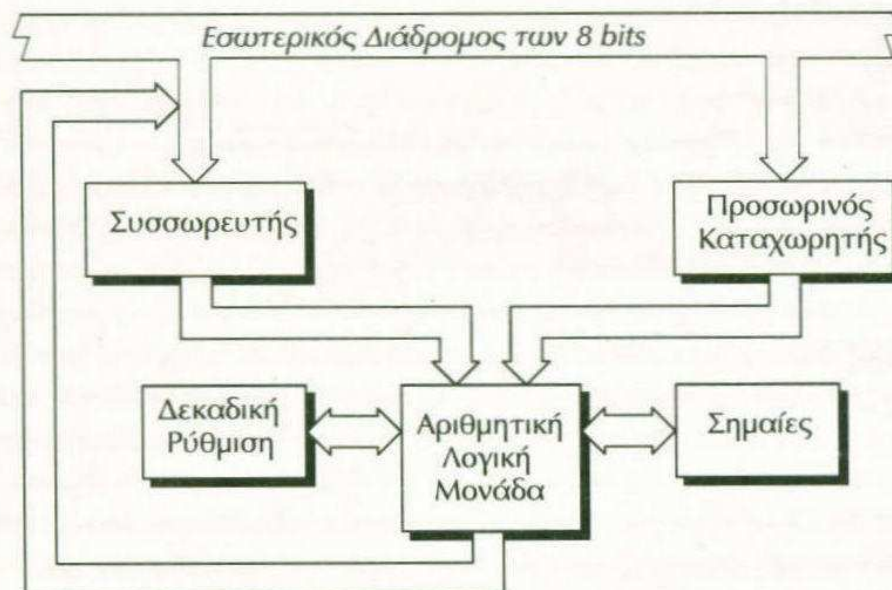
Αριθμητικές και λογικές πράξεις πάνω σε ένα ή δύο ορίσματα αποτελούν τους βασικούς μετασχηματισμούς δεδομένων που πραγματοποιούνται σε ένα $\mu\text{Ε}$. Ο $\mu\text{Ε}$ περιέχει μια αριθμητική και λογική μονάδα (ALU, arithmetic and logic unit), για αυτό το σκοπό. Ο ένας από τους δύο καταχωρητές αυτής της μονάδας, ο συσσωρευτής (accumulator), κρατά ένα όρισμα. Ο άλλος, ένας προσωρινός καταχωρητής, κρατά το δεύτερο όρισμα (βλέπε σχ.2.6). Μετά την ολοκλήρωση μιας αριθμητικής ή λογικής πράξης, το αποτέλεσμα αυτής τοποθετείται στον συσσωρευτή αντικαθιστώντας έτσι ένα από τα αρχικά ορίσματα.

Η ALU είναι ικανή να εκτελέσει τις παρακάτω πράξεις πάνω σε δυαδικά δεδομένα:

- Δυαδική πρόσθεση και αφαίρεση
- Λογικό ΚΑΙ (AND), Η (OR), αποκλειστικό-Η (XOR)
- Συμπλήρωμα (complement)
- Ολίσθηση και περιστροφή αριστερά ή δεξιά (shift, rotate)
- Πολλαπλασιασμός και διαίρεση (σε μE των 16 bits)

Η ALU περιέχει επίσης έναν αριθμό από flip-flops που ονομάζονται σημαίες (flags), οι οποίες αποθηκεύουν πληροφορίες σχετικές με το αποτέλεσμα μιας αριθμητικής ή λογικής πράξης. Λαμβανόμενες όλες μαζί οι σημαίες αυτές δημιουργούν έναν καταχωρητή σημαίας (flag register). Για παράδειγμα μια σημαία δείχνει αν προέκυψε κρατούμενο από το πιο σημαντικό bit μετά από μια πράξη πρόσθεσης. Μια άλλη σημαία δείχνει αν το αποτέλεσμα στον συσσωρευτή μιας πράξης είναι μηδέν. Οι περισσότεροι μE περιέχουν ποικιλία σημαιών που αξιοποιούνται στην εκτέλεση ειδικών εντολών. Για παράδειγμα μια εντολή διακλάδωσης μπορεί να εκτελεστεί μόνο αν έχουμε κρατούμενο στην προηγούμενη εντολή.

Σε πολλές εφαρμογές είναι καλό να αναπαριστούμε τα δεδομένα σε δυαδικά κωδικοποιημένη δεκαδική μορφή (BCD). Η ALU που φαίνεται στο σχήμα περιέχει πρόσθετη λογική για να προσαρμόζει τα αποτελέσματα πράξεων πρόσθεσης όταν τα ορίσματα είναι δεδομένα σε μορφή BCD. Η προσαρμογή αυτή απαιτεί την εκτέλεση πρόσθετης εντολής.



Σχήμα 2.6 Αριθμητική-λογική Μονάδα

2.3 Η Κατάσταση του Μικροεπεξεργαστή

Το σύνολο της πληροφορίας που περιγράφει ολοκληρωτικά τη φάση στην οποία βρίσκεται ένας μE σε οποιοδήποτε σημείο της εκτέλεσης ενός προγράμματος είναι η κατάσταση (status) του μE . Η κατάσταση ενός μE αποκτά ιδιαίτερη βαρύτητα όταν η εκτέλεση ενός προγράμματος διακόπτεται και συνεχίζεται αργότερα. Ας υποθέσουμε την περίπτωση ενός μE που έχει δύο ξεχωριστά προγράμματα στη μνήμη: το τμήμα Α και το τμήμα Β. Σε κάποιο σημείο κατά τη διάρκεια εκτέλεσης του προγράμματος Α, είναι απαραίτητο να εκτελεστεί το πρόγραμμα Β. Αυτή η μεταφορά του ελέγχου στο πρόγραμμα Β απαιτεί ώστε ο μετρητής προγράμματος να φορτωθεί με τη διεύθυνση έναρξης του προγράμματος Β. Αν μετά την ολοκλήρωση της εκτέλεσης του προγράμματος Β, το πρόγραμμα Α είναι αναγκασμένο να ξαναρχίσει από την αρχή, τα αποτελέσματα της επεξεργασίας πριν τη διακοπή θα χαθούν. Εάν όμως η κατάσταση του μE τη στιγμή της διακοπής σωθεί και αργότερα αποκατασταθεί, η επεξεργασία γυρνά πίσω στο πρόγραμμα Α χωρίς να χαθούν τα αποτελέσματα της προηγούμενης επεξεργασίας.

Η πληροφορία που περιγράφει την κατάσταση του μE συμπεριλαμβάνει τα περιεχόμενα του μετρητή προγράμματος, του συσσωρευτή, του καταχωρητή σημαίας και των καταχωρητών γενικού σκοπού.

Η διακοπή μιας σειριακής επεξεργασίας πραγματοποιείται με την εκτέλεση μιας εντολής κλήσης υπορουτίνας ή από σήμα προερχόμενο από εξωτερική συσκευή. Η εντολή κλήσης υπορουτίνας προκαλεί μια διακλάδωση από ένα μέρος προγράμματος σε άλλο, την υπορουτίνα. Η διεύθυνση της αρχής της υπορουτίνας είναι μέρος της εντολής κλήσης. Μια εξωτερική συσκευή μπορεί να προκαλέσει διακοπή υλικού (hardware interrupt), μια διακλάδωση σε μία προκαθορισμένη θέση μνήμης όταν η εξωτερική συσκευή απαιτεί εξυπηρέτηση. Η θέση μνήμης στην οποία γίνεται η διακλάδωση είναι η θέση έναρξης της υπορουτίνας εξυπηρέτησης της συσκευής που προκάλεσε τη διακοπή.

Η στοίβα (stack) είναι μια δομή αποθήκευσης στην οποία ο μE σώζει τα περιεχόμενα των καταχωρητών του κατά την κλήση υπορουτινών και διακοπών. Η στοίβα αποτελείται από ένα σύνολο συγκεκριμένα εντοπισμένων θέσεων στην εξωτερική μνήμη ανάγνωσης/εγγραφής (RAM). Ένας δείκτης στοίβας (stack pointer) είναι απαραίτητος για να δείχνει τη διεύθυνση ενός καταχωρητή ή μιας θέσης μέσα στη στοίβα. Ανάλογα με την σύμβαση που χρησιμοποιείται στον συγκεκριμένο μE , αυτή η θέση στοίβας είναι είτε η τελευταία γραμμένη θέση είτε η επόμενη διαθέσιμη θέση για γράψιμο. Ο δείκτης στοίβας είναι σχεδιασμένος με τέτοιο τρόπο ώστε τα δεδομένα να διαβάζονται από τη στοίβα με την αντίστροφη σειρά με την

οποία γράφτηκαν. Αυτή η δομή αποθήκευσης αναφέρεται ως μνήμη τελευταίο-εισερχόμενο πρώτο-έξερχόμενο (LIFO, last-in first-out). Επομένως η προσπέλαση δεδομένων αποθηκευμένων στη στοίβα είναι βασικά σειριακή και όχι τυχαία.

Η εγγραφή δεδομένων στη στοίβα ονομάζεται λειτουργία PUSH ενώ η ανάγνωση ονομάζεται POP. Για να ανακτήσουμε ένα στοιχείο πληροφορίας από τη στοίβα πρέπει πρώτα να ανακτήσουμε όλα τα στοιχεία πληροφορίας που είχαν εισαχθεί μετά από αυτό.

2.4 Κατηγορίες Μικροεπεξεργαστών

Το σχ.2.7 εικονίζει την εξέλιξη ορισμένων αντιπροσωπευτικών μΕ γενικού σκοπού. Οι διακεκομμένες γραμμές αντιπροσωπεύουν την χρονολογική σειρά εξέλιξης των συσκευών (παρόλ' αυτά τα μέλη κάθε κλάδου εξέλιξης δεν είναι πάντα συμβατά μεταξύ τους).

Στο παραπάνω σχήμα οι ρίζες κάθε οικογένειας περιβάλλονται από ένα διπλό κύκλο. Για παράδειγμα της οικογένειας Motorola 68000 είναι όλοι αρχιτεκτονικά συμβατοί απόγονοι του 16-bit μΕ 68000. Παρατηρείστε τους τρεις τύπους που εξελίχτηκαν από τη ρίζα κάθε οικογένειας:

1. 8-bit μ Ps (68008, 8088). Η κύρια διαφορά αυτών των κεντρικών μονάδων επεξεργασίας (CPUs) με τις αντίστοιχες ρίζες τους είναι ο 8-bits εξωτερικός διάδρομος δεδομένων.

2. Αυξημένες 16-bit CPUs (68010, 80286). Γενικά αυτός ο τύπος προσφέρει εικονική μνήμη καθώς και άλλες δυνατότητες διαχείρισης μνήμης.

3. 32-bit μ Ps (68020, 80386). Αυτοί οι τύποι έχουν μη πολυπλεγμένους 32-bit διαδρόμους διευθύνσεων και δεδομένων και άλλες δυνατότητες επιπλέον αυτών που έχουν οι ρίζες τους.

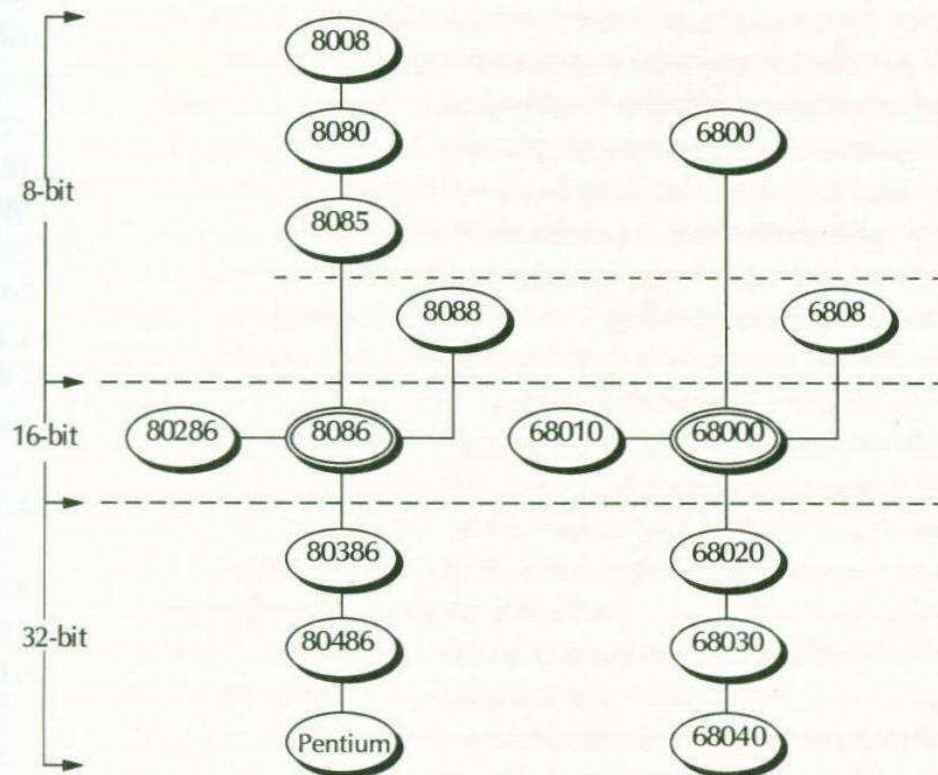
Οι κύριες διαφορές του μΕ 68000 από τον 8086 είναι:

- Ο 68000 δεν πολυπλέκει σήματα διεύθυνσης και δεδομένων.
- Αντί για ξεχωριστές γραμμές διακοπής μάσκας ή όχι χρησιμοποιεί ένα σύνολο από γραμμές κωδικοποίησης προτεραιότητας.
- Ο 68000 δεν χρησιμοποιεί την τεμαχισμένη προσέγγιση μνήμης.
- Το σύνολο εντολών του είναι προσανατολισμένο σε μήκος μιας λέξης.

Σε αντίθεση με τον 68020, ο 80386 δεν περιέχει on-chip γρήγορη μνήμη (cache). Ο κύκλος διαδρόμου του παρόλ' αυτά, διαρκεί μόνο δύο περιόδους ρολογιού, κάνοντας δυνατή τη χρήση μιας off-chip cache μνήμης. Από την άλλη μεριά, ο 80386 παρέχει on-chip δυνατότητες διαχείρισης μνήμης.

Οικογένεια INTEL

Οικογένεια MOTOROLA



Σχήμα 2.7 Εξέλιξη μικροεπεξεργαστών INTEL και MOTOROLA

2.5 Αρχιτεκτονική του μE 8085\

Στις επόμενες σελίδες, θα παρουσιάσουμε με περισσότερες λεπτομέρειες έναν από τους πιο διαδεδομένους 8-bit μE , τον 8085 της Intel. Η γνώση του συγκεκριμένου μE θα βοηθήσει πραγματικά στην εμπέδωση της αρχιτεκτονικής των μικροϋπολογιστών γενικότερα.

Ο μE 8085 αποτέλεσε πρότυπο και πρόδρομο μερικών από τους πιο ισχυρούς μE (όπως οι 80386 και 80486) που μπορεί κανείς να συναντήσει σήμερα. Πράγματι, οι αρχές σχεδίασης των σύγχρονων μE (κυρίως της Intel) αντανακλούν τη βασική φιλοσοφία του 8085 με πολλές φυσικά καινοτομίες. Αυτό συνέβει εξ'αιτίας της επιτυχημένης σχεδίασης του 8085 και της ευελιξίας που αυτή προσφέρει.

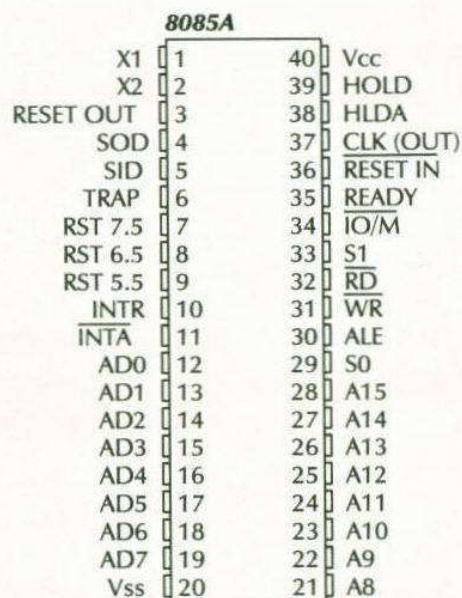
2.5.1. Περιγραφή του 8085

Ο 8085A είναι ένας 8-bit μE κατάλληλος για ένα ευρύτατο φάσμα εφαρμογών. Έχει υλοποιηθεί σε ένα chip με τεχνολογία NMOS σε ένα πακέτο διαστάσεων $4.1 \times 5.5 \text{ mm}^2$ με 40 ακίδες (pins).

Η πολυπλοκότητά του είναι της τάξης των 6.200 transistors ενώ παρενθετικά αναφέρουμε ότι τη στιγμή που γράφονται αυτά (1994) μΕ των 32 ή 64 bits κατασκευάζονται με πολυπλοκότητες της τάξης του 1.000.000 transistors. Το σετ εντολών του 8085A αποτελείται από 74 εντολές, ενώ στο σχήμα 2.8 βλέπουμε τη διάταξη ακίδων του μΕ.

Πριν προχωρήσουμε τέλος στην εσωτερική αρχιτεκτονική του 8085, για την ιστορία, αναφέρουμε ότι ο 8085 ήταν η απάντηση της Intel στον Z80 της Zilog η οποία παίρνοντας μερικούς από τους μηχανικούς της Intel που σχεδίασαν τον 8080 μπήκε στην αγορά "κλέβοντας" έτσι ένα μέρος αυτής από την Intel. Έτσι άλλωστε εξηγείται το γεγονός της μεγάλης ομοιότητας των 3 αυτών μΕ (από προγραμματιστική άποψη ο μΕ 8080 και ο μΕ 8085 είναι απόλυτα συμβατοί, εκτός από δύο πρόσθετες εντολές που διαθέτει ο 8085).

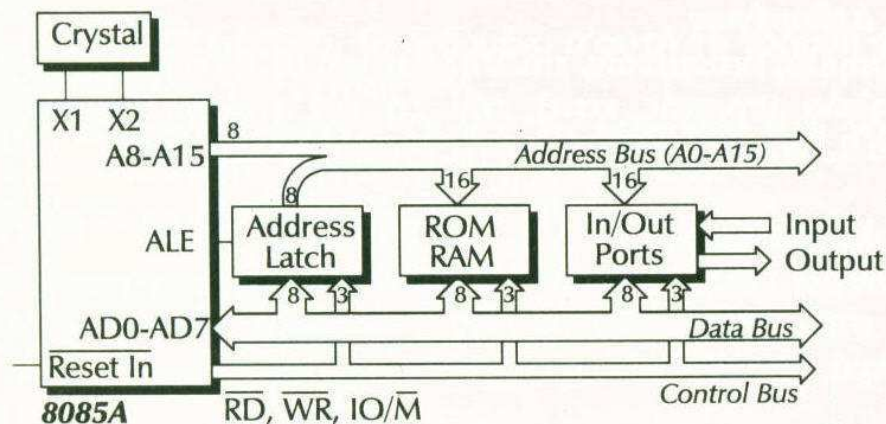
Ο 8085A λειτουργεί με τάση +5V εφαρμοσμένη στην ακίδα V_{CC} , και γείωση στην ακίδα V_{SS} . Η συχνότητα της εσωτερικής γεννήτριας ρολογιού η οποία συγχρονίζει τις λειτουργίες της CPU καθορίζεται από ένα κρύσταλλο που συνδέεται στις ακίδες X1 και X2. Η γεννήτρια ρολογιού (internal clock generator) ταλαντώνεται σε διπλάσια συχνότητα από αυτή του μΕ. Μ' αυτόν τον τρόπο ένας κρύσταλλος π.χ. των 6MHz δίνει μια εσωτερική συχνότητα ρολογιού στα 3MHz. Η ακίδα CLK (OUT) μας δίνει στην εσωτερική συχνότητα του μΕ ένα σήμα ρολογιού (clock signal) το οποίο μπορεί να χρησιμοποιηθεί για το συγχρονισμό εξωτερικών συσκευών. Τέλος, οι υπόλοιπες ακίδες παρέχουν τις γραμμές διευθύνσεων (A_8-A_{15}), δεδομένων (AD_0-AD_7), ελέγχου (\overline{RD} , \overline{WR} , ALE, HOLD, \overline{HOLD}), σειριακών δεδομένων (SID, SOD), και διακοπών (INTR, \overline{INTA} , RST7.5, RST6.5, RST5.5, TRAP).



Σχήμα 2.8 Διάταξη ακίδων του μΕ 8085

Ένα $\mu\text{Y-}\Sigma$ με βάση τον μE 8085 μπορεί να δημιουργηθεί με τη χρήση μνημών ROM και RAM καθώς και κυκλωμάτων τα οποία περιέχουν I/O πόρτες. Έτσι, στο σχ.2.9 φαίνεται ένα τέτοιο $\mu\text{Y-}\Sigma$. Ο 8085 είναι ικανός να απευθυνθεί μέχρι σε 64Kbytes (1 byte = 8 bits) μνήμης αφού οι γραμμές διευθύνσεων του είναι συνολικά 16 (A0-A15) και αφού $2^{16} = 64 \times 2^{10} = 64\text{K}$. Τα 8 από αυτά τα 16 bits (A8-A15) παρέχονται απ' ευθείας στις τρικατάστατες ακίδες διευθύνσεων (three-state address pins) ενώ τα άλλα 8 bits A0-A7 είναι πολυπλεγμένα (multiplexed) με τα bits δεδομένων D0-D7, σχηματίζοντας έτσι τις γραμμές AD0-AD7. Να σημειώσουμε ότι με τον όρο πολύπλεξη εννοούμε πολύπλεξη στο χρόνο: σ' άλλα χρονικά διαστήματα ενός κύκλου λειτουργίας του μE οι γραμμές AD0-AD7 μεταφέρουν δεδομένα (data) και σε άλλα διευθύνσεις. Έτσι, στην αρχή κάθε αναφοράς στη μνήμη, ο διάδρομος AD0-AD7 έχει νόμιμη διεύθυνση η οποία κλειδώνεται εξωτερικά από κάποιον καταχωρητή (Address Latch) προκειμένου σ' όλη την υπόλοιπη διάρκεια του κύκλου αυτού να έχουμε τη διεύθυνση στην οποία απευθυνόμαστε (για διάβασμα ή εγγραφή).

Έτσι, στο σχ.2.9 για παράδειγμα (που είναι αντιπροσωπευτικό της σχεδίασης $\mu\text{Y-}\Sigma$) η μονάδα Address Latch των 8-bit κλειδώνει την τιμή των A0-A7 από τα πολυπλεγμένα AD0-AD7 όταν έρθει το σήμα ALE (Address Latch Enable). Προφανώς, ο 8085A ενεργοποιεί αυτό το σήμα την κατάλληλη στιγμή όταν το address/data bus έχει διεύθυνση στις γραμμές του. Άλλες χρονικές στιγμές, κατά τη διάρκεια μιας αναφοράς στη μνήμη ο μE ενεργοποιεί τα σήματα $\overline{\text{RD}}$ ή $\overline{\text{WR}}$ προκειμένου να καθορίσει αν πρόκειται για ανάγνωση ή εγγραφή. Στο σχ.2.10 βλέπουμε το κύκλωμα που χρειάζεται ο 8085A για να αποπλέξει πλήρως το διάδρομο διευθύνσεων/δεδομένων δημιουργώντας μαζί με τα υπόλοιπα σήματα του μE τελικά αυτό που ονομάζουμε διάδρομο ή δίαυλο του συστήματος (System Bus).



Σχήμα 2.9 Μικροϋπολογιστικό σύστημα 8085

Οι πόρτες εισόδου-εξόδου (I/O ports) βασικά μπορούν να θεωρηθούν ως εξωτερικοί καταχωρητές. Μπορούν να προσπελασθούν ως κοινές θέσεις μνήμης, αλλά εναλλακτικά υπάρχει και ένα ειδικό σετ εντολών (IN, OUT) οι οποίες μπορούν να προσπελάσουν μια πόρτα E/E. Ακριβώς αυτό το γεγονός είναι που οδηγεί σε 2 διαφορετικούς τρόπους χειρισμού των θυρών E/E: την τεχνική μέσω των ειδικών εντολών εισόδου/εξόδου, και την τεχνική με απεικόνιση μνήμης (memory mapped). Ο 8085 μπορεί να προσπελάσει μέχρι 256 πόρτες εισόδου και άλλες τόσες εξόδου με τη χρήση των ειδικών αυτών εντολών.

Αναφορά στις πόρτες E/E (ή στη μνήμη) επιτυγχάνεται ως εξής. Όταν ο 8085 προσπελαύνει θύρα E/E (η οποία έχει 8-bit διεύθυνση) τα bits AD₀-AD₇ αποτελούν τη διεύθυνση της συσκευής που θέλουμε να "δούμε" και επαναλαμβάνονται και στα bits A₈-A₁₅. Επομένως η πόρτα E/E αρκεί να αποκωδικοποιήσει τα bits AD₀-AD₇ ή τα A₈-A₁₅. Ένα πολύ σημαντικό σήμα που συμβολίζεται ως IO / \overline{M} εκδίδεται από τον μE προκειμένου να δείξει αν πρόκειται για αναφορά στη μνήμη ή σε E/E. Όταν η τάση στην ακίδα αυτή είναι στο λογικό "1" λαμβάνει χώρα κύκλος E/E αλλιώς η αναφορά είναι στη μνήμη. Τα σήματα \overline{RD} , \overline{WR} και IO / \overline{M} χρησιμοποιούνται στη σχεδίαση συστημάτων προκειμένου να γίνεται σωστά η ανάγνωση ή εγγραφή στη μνήμη ή σε θύρα E/E. Περισσότερα όμως για το θέμα της επιτυχημένης σύνδεσης των περιφερειακών μονάδων με τον μE θα αναφερθούν σε επόμενα σχετικά κεφάλαια (μνήμη, I/O, διακοπές κτλ.). Στη συνέχεια βλέπουμε μια περίληψη των λειτουργιών που σχετίζονται με τα σήματα του 8085A.

Διάδρομος Διεύθυνσης

A₀-A₁₅ Τα bits που καθορίζουν μια 16 bit διεύθυνση στη μνήμη ή μια 8 bit διεύθυνση E/E. Τα bit A₀-A₇ είναι πολυπλεγμένο με το διάδρομο δεδομένων.

Διάδρομος Δεδομένων

D₀-D₇ Οι γραμμές δεδομένων, πολυπλεγμένες με το address bus (AD₀-AD₇). Σε κάθε κύκλο μηχανής κατά την 2η και την 3η T-κατάσταση (βλ. παράγραφο 2.5.4) στις γραμμές αυτές υπάρχουν δεδομένα.

Διάδρομος Κατάστασης

S₀, S₁, IO / \overline{M} Τα 3 αυτά σήματα καθορίζουν τον κύκλο μηχανής του μE , και εκδίδονται στην αρχή κάθε κύκλου. Μπορούν να μανταλωθούν στην αρνητική ακμή του ALE.

Διάδρομος Ελέγχου

$\overline{\text{RD}}$ Το σήμα αυτό δείχνει ότι η επιλεγμένη μνήμη ή συσκευή E/E είναι για διάβασμα και ο διάδρομος δεδομένων είναι έτοιμος.

$\overline{\text{WR}}$ Τα ίδια με το $\overline{\text{RD}}$ αλλά για γράψιμο.

READY Αν είναι ενεργό κατά τη διάρκεια κύκλου read ή write δείχνει ότι η εξωτερική συσκευή είναι έτοιμη να στείλει ή να δεχτεί δεδομένα, αλλιώς ο μE θα περιμένει (μέχρι να ενεργοποιηθεί το ready).

HOLD Δείχνει ότι ένας άλλος επεξεργαστής ζητά τον έλεγχο των διαδρόμων διεύθυνσης και δεδομένων. Παίρνει τον έλεγχο στο τέλος της τρέχουσας μεταφοράς δεδομένων. Ο 8085 παίρνει πίσω τον έλεγχο των διαδρόμων όταν απενεργοποιηθεί το σήμα αυτό. Κατά τη διάρκεια που είναι ενεργοποιημένη η κατάσταση HOLD οι γραμμές address, data, $\overline{\text{RD}}$, $\overline{\text{WR}}$, $\text{IO} / \overline{\text{M}}$ είναι αποσυνδεδεμένες.

HLDA Αναγνώριση της αίτησης HOLD. Απενεργοποιείται μαζί με το σήμα HOLD.

Διάδρομος Διακοπών

***INTR*, *RST* 5.5, 6.5, 7.5** Γενικού σκοπού διακοπές. Περισσότερα στο κεφάλαιο διακοπών.

$\overline{\text{INTA}}$ Αναγνώριση διακοπής. (βλέπε κεφάλαιο Διακοπών).

TRAP Διακοπή που δεν επιδέχεται μάσκα (non-maskable interrupt). Έχει την υψηλότερη προτεραιότητα από κάθε διακοπή.

$\overline{\text{RESETIN}}$ Μηδενίζει τον PC, IE, HLDA flip-flops. Τα address, data και control buses είναι αποσυνδεδεμένα.

RESETOUT Δείχνει ότι ο μE έγινε reset.

Άλλα Σήματα

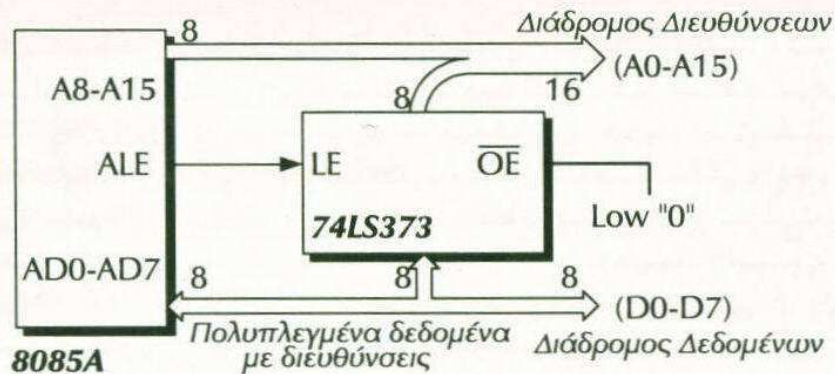
X_1 , X_2 Οδηγούν τη γεννήτρια ρολογιού του μE .

CLK Εξόδος ρολογιού για τον συγχρονισμό των άλλων συσκευών του συστήματος.

SID Γραμμή σειριακής εισόδου. Το δεδομένο σ' αυτή τη γραμμή φορτώνεται στον καταχωρητή A με την εντολή RIM.

SOD Γραμμή σειριακής εξόδου. Όμοια, το δεδομένο στη γραμμή αυτή παρέχεται μέσω του καταχωρητή A με τη εντολή SIM.

V_{cc} , V_{ss} Ακίδες τροφοδοσίας τάσης.



Σχήμα 2.10 Αποπολύπλεξη διεύθυνσης από δεδομένα

2.5.2. Αρχιτεκτονική του 8085

Το χονδρικό διάγραμμα της εσωτερικής αρχιτεκτονικής του 8085Α φαίνεται στο σχ.2.11. Ο 8085 περιέχει ένα "πίνακα καταχωρητών" (register array) ο οποίος έχει καταχωρητές γενικού σκοπού και ειδικής χρήσης. Συγκεκριμένα:

- Ένα 16-bit μετρητή προγράμματος PC (Program Counter)
- Ένα 16-bit δείκτη στίβας SP (Stack Pointer)
- Εξι 8-bit γενικής χρήσης καταχωρητές κατανεμημένους σε ζεύγη: BC, DE και HL.
- Ένα προσωρινό ζευγάρι καταχωρητών WZ (Temporary Register Pair).

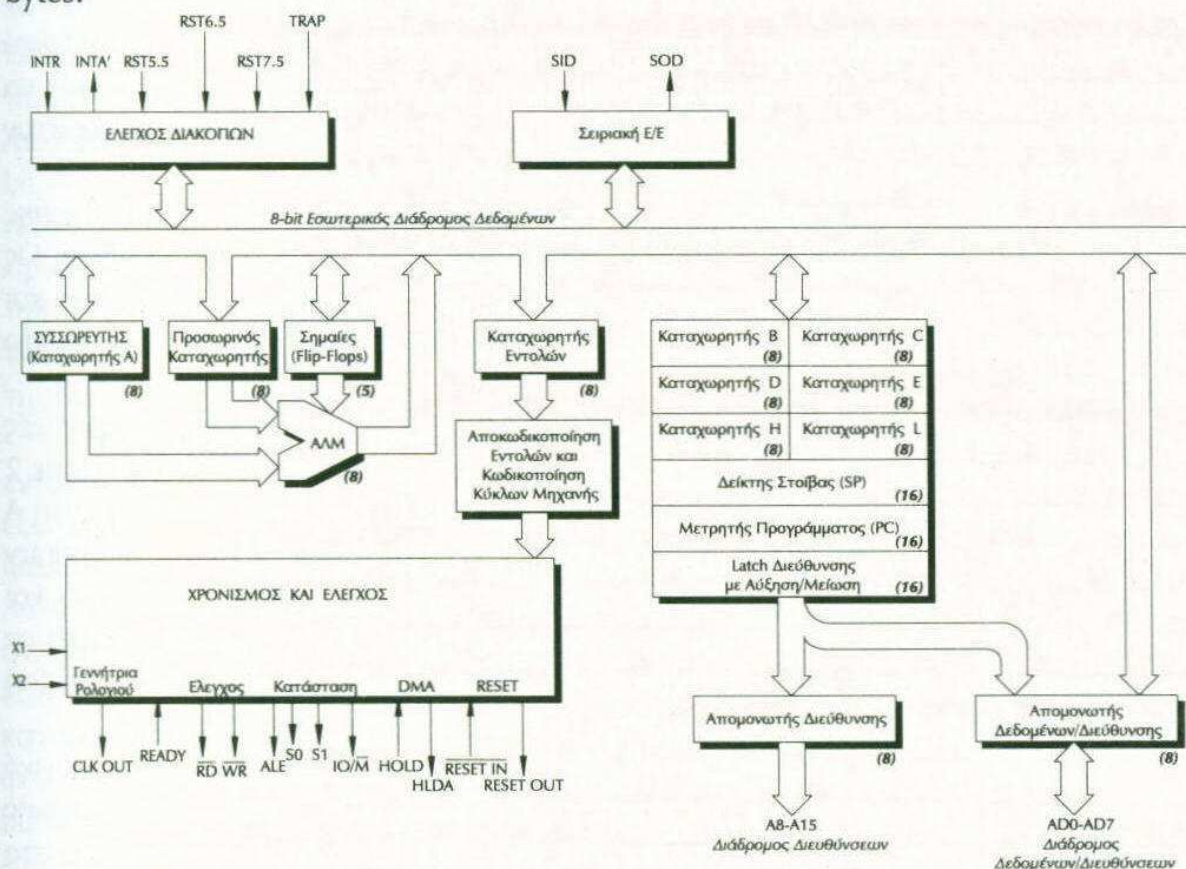
Ακόμη, υπάρχει ο συσσωρευτής A, ο προσωρινός καταχωρητής TMP, ο καταχωρητής σημαιών F και ο καταχωρητής εντολών IR για τους οποίους θα γίνει λόγος αργότερα.

Ο PC απευθύνεται σε εντολές σε οποιαδήποτε από τις $2^{16}=65536$ θέσεις μνήμης που μπορεί να δει ο 8085. Όταν η ακίδα $\overline{\text{RESETIN}}$ είναι στο λογικό "0", ο PC παίρνει την τιμή 0000H, και όταν το $\overline{\text{RESETIN}}$ ξαναγυρίσει στο "1" η μονάδα ελέγχου (Control Unit) μεταφέρει τα περιεχόμενα του PC στο Address Latch (εξωτερικό chip), παρέχοντας έτσι τη διεύθυνση της πρώτης εντολής που θα εκτελεστεί. Αυτό συνεπάγεται ότι πάντα η εκτέλεση προγραμμάτων σε μY -Σ βασισμένο στον 8085 ξεκινά με την εντολή που βρίσκεται στη θέση μνήμης 0. Γι' αυτό οι πρώτες αυτές θέσεις μνήμης πάντα περιέχονται σε μνήμες ROM και επιτρέπουν με τα προγράμματα που περιέχουν, δυνατότητα χρήσης του μY (βασικές ρουτίνες εισόδου/εξόδου δεδομένων). Επίσης επιτρέπουν τον έλεγχο καλής λειτουργίας του μE , της ROM και RAM και του συστήματος γενικότερα.

Οι εντολές του 8085 έχουν μήκος από 1 έως 3 bytes. Το πρώτο byte πάντα περιέχει τον κώδικα λειτουργίας (Operation Code) ή αλλιώς OP code

ή με άλλα λόγια το είδος της εντολής που ανακαλείται (MOV, STA, JMP κλπ.). Με βάση αυτό το πρώτο byte η CPU είναι σε θέση να γνωρίζει εάν η εντολή περιλαμβάνει επιπρόσθετα bytes και πόσα, και ακόμα ποιές λειτουργίες θα εκτελέσει στη συνέχεια, ποιά από τα σήματα θα πρέπει ενεργοποιήσει κλπ.

Κατά τη διάρκεια της ανάκλησης της εντολής (Instruction Fetch) το πρώτο byte μεταφέρεται από τη μνήμη μέσω του εξωτερικού διαδρόμου δεδομένων (Data Bus) στο data bus buffer latch (εσωτερικά) και τέλος στον καταχωρητή εντολών (Instruction Register). Ο PC τότε αυξάνεται αυτόματα κατά 1 οπότε δείχνει στην επόμενη εντολή αν η τωρινή περιέχει μόνο 1 byte ή στο επόμενο byte αυτής της εντολής αν η εντολή περιέχει 2 ή 3 bytes.



Σχήμα 2.11 Η εσωτερική αρχιτεκτονική του μE 8085

Στην περίπτωση μιας εντολής πολλών bytes (multibyte instruction), η μονάδα ελέγχου παρέχει όλες τις πρόσθετες λειτουργίες ανάγνωσης για τα επόμενα bytes όπως ήδη ειπώθηκε. Γι' αυτό το σκοπό, η μονάδα ελέγχου του 8085 χρησιμοποιεί τα σήματα εξόδου του αποκωδικοποιητή εντολών - καθώς και άλλα εξωτερικά σήματα - ούτως ώστε να μπορέσει να παράγει τα κατάλληλα σήματα χρονισμού (timing) καθώς και ελέγχου εξωτερικών συσκευών. Απαιξ και όλα τα bytes της εντολής έχουν φορτωθεί στον μΕ, η

εντολή εκτελείται. Η εκτέλεση ασφαλώς, μπορεί να απαιτήσει μεταφορά δεδομένων από τον 8085 στις μονάδες μνήμης ή E/E και αντίστροφα. Για τέτοιου είδους μεταφορές η διεύθυνση της συσκευής μνήμης ή E/E που πρόκειται να προσπελασθεί, και η οποία (διεύθυνση) έχει μανταλωθεί στο Address Latch, έρχεται από την εντολή που ανακλήθηκε ή από ένα ζευγάρι καταχωρητών που χρησιμοποιήθηκε σαν δείκτης δεδομένων (data pointer): HL, BC ή DE.

Οι 6 γενικού σκοπού καταχωρητές στον πίνακα καταχωρητών (B, C, D, E, H, L) μπορούν να χρησιμοποιηθούν είτε ως απλοί 8-bit καταχωρητές είτε σαν 16-bit ζεύγη καταχωρητών. Το προσωρινό ζεύγος καταχωρητών WZ, δεν είναι προσπελάσιμο στο χρήστη (δηλ. στον προγραμματιστή) και χρησιμοποιείται από την μονάδα ελέγχου για την εσωτερική εκτέλεση των εντολών. Για παράδειγμα όταν απευθυνόμαστε σε έναν εξωτερικό καταχωρητή για μια μεταφορά δεδομένων, ο WZ χρησιμοποιείται για να κρατήσει προσωρινά τη διεύθυνση απο μια εντολή ανάγνωσης μέσα στον 8085 μέχρι η διεύθυνση να μεταφερθεί στο Address Latch.

Ο 16-bit δείκτης στοίβας SP, είναι στην ουσία ένας δείκτης διεύθυνσης της κορυφής της στοίβας η οποία βρίσκεται στην εξωτερική μνήμη. Ως γνωστό, η στοίβα χρησιμοποιείται κυρίως για τις κλήσεις διακοπών και υπορουτινών. Περισσότερες λεπτομέρειες για τη χρήση του θα δοθούν στο κεφάλαιο 5.

Η αριθμητική και λογική μονάδα (ALU) του 8085 εκτελεί αριθμητικές και λογικές πράξεις πάνω σε δεδομένα. Τα ορίσματα αποθηκεύονται σε 2 καταχωρητές συσχετισμένους άμεσα με την ALU: τον 8-bit συσσωρευτή A (accumulator) και τον 8-bit προσωρινό καταχωρητή (TMP - temporary register). Ο συσσωρευτής φορτώνεται από τον εσωτερικό διάδρομο και μπορεί να μεταφέρει δεδομένα προς το εσωτερικό bus, δηλαδή μπορεί να χρησιμοποιηθεί τόσο ως καταχωρητής προορισμού (destination register) όσο και ως καταχωρητής προέλευσης (source register) για δεδομένα.

Ο προσωρινός καταχωρητής TMP κρατά για ένα δεδομένο χρονικό διάστημα ένα από τα ορίσματα κατά τη διάρκεια μιας αριθμητικής/λογικής λειτουργίας. Όπως και ο καταχωρητής WZ δεν είναι προσπελάσιμος στο χρήστη.

Επίσης συσχετισμένος άμεσα με την ALU είναι και ο καταχωρητής σημαίων F ο οποίος δίνει πληροφορίες σχετικά με τα αποτελέσματα της τελευταίας εντολής που εκτελέστηκε στον 8085. Για το σκοπό αυτό υπάρχουν πέντε σημαίες συνθήκης. Είναι οι σημαίες μηδενισμού (Z), προσήμου (S), ισοτιμίας (P), κρατουμένου (CY) και βοηθητικού κρατουμένου (AC). Συγκεκριμένα, η ακριβής θέση κάθε σημαίας στον καταχωρητή F είναι:

Sign	Zero	Auxiliary Carry		Parity	Carry	
S	Z		AC	P		CY

Τα υπόλοιπα bits του καταχωρητή F δεν χρησιμοποιούνται (don't care). Εκτός αν αναφέρεται διαφορετικά, όταν μια εντολή επηρεάζει μια σημαία, την επηρεάζει κατά τον ακόλουθο τρόπο:

Zero: Αν το αποτέλεσμα μιας εντολής είναι μηδέν τότε $Z=1$ αλλιώς $Z=0$.

Sign: Αν το περισσότερο σημαντικό bit του αποτελέσματος μιας πράξης είναι 1 τότε $S=1$ αλλιώς $S=0$.

Parity: Αν το αποτέλεσμα μιας πράξης έχει άρτιο αριθμό άσων (δηλ. άρτια ισοτιμία) τότε $P=1$ αλλιώς $P=0$.

Carry: Αν η εντολή είχε ως αποτέλεσμα να προκύψει κρατούμενο (από πρόσθεση) ή δανεικό (από αφαίρεση ή σύγκριση) τότε $CY=1$ αλλιώς $CY=0$.

Auxiliary Carry: Αν προέκυψε ενδιάμεσο κρατούμενο από το bit 3 προς το bit 4 του αποτελέσματος (εμφανίστηκε δηλαδή μερική υπερχείλιση) τότε $AC=1$ αλλιώς $AC=0$. Αυτή η σημαία επηρεάζεται από απλής ακρίβειας προσθέσεις, αφαιρέσεις, αυξήσεις, μειώσεις, συγκρίσεις και λογικές πράξεις. Χρησιμοποιείται κυρίως σε προσθέσεις και αυξήσεις δεκαδικών ποσοτήτων. Το κρατούμενο αυτό χρησιμοποιείται από την εντολή DAA για την δεκαδική προσαρμογή.

Το εσωτερικό bus δεδομένων του 8085 έχει μήκος 8 bits και μεταφέρει εντολές και δεδομένα μεταξύ διαφόρων εσωτερικών καταχωρητών ή σε εξωτερικές συσκευές μέσω του πολυπλεγμένου διαδρόμου διευθύνσεων/δεδομένων στον μανδαλωτή απομόνωσης του (buffer latch). Αυτό το διπλής κατεύθυνσης, τρικατάστατο address/data bus buffer latch απομονώνει τον εσωτερικό διάδρομο δεδομένων του 8085 από τον εξωτερικό διάδρομο διευθύνσεων/δεδομένων AD_0-AD_7 της CPU. Σε κατάσταση εξόδου (output mode) η πληροφορία στον εσωτερικό διάδρομο φορτώνεται στο 8-bit data latch το οποίο "οδηγεί" το address/data bus output buffer. Ανάλογα λειτουργεί και ο απομονωτής διευθύνσεων A_7-A_{15} . Οι εσωτερικοί απομονωτές βρίσκονται σε κατάσταση αποκοπής κατά τη διάρκεια λειτουργιών εισόδου ή λειτουργιών που δεν απαιτούν μεταφορά. Σε κατάσταση εισόδου τώρα, δεδομένα από τον εξωτερικό διάδρομο μεταφέρονται μέσω του εσωτερικού διαδρόμου δεδομένων σε κάποιον εσωτερικό καταχωρητή.

2.5.3. Χρονισμός και ακολουθιακότητα του 8085A

Όπως έχει ειπωθεί και στα γενικά περί αρχιτεκτονικής μE , σε κανονική λειτουργία, ο μE ανακαλεί και εκτελεί εντολές ακολουθιακά, τη μία

μετά την άλλη μέχρι να συναντήσει μια εντολή "στάσης", **HALT (HLT)** οπότε και σταματά μέχρι να ενεργοποιηθεί ένα σήμα διακοπής TRAP ή RESET.

Η ανάκληση και εκτέλεση μιας εντολής αποτελεί ένα κύκλο εντολής ο οποίος με τη σειρά του αποτελείται από μία ή περισσότερες λειτουργίες ανάγνωσης ή εγγραφής στη μνήμη ή σε μονάδα E/E. Κάθε αναφορά σε μονάδα E/E ή στη μνήμη απαιτεί ένα κύκλο μηχανής, συνεπώς κάθε φορά που ένα byte δεδομένων μεταφέρεται από ή προς τον 8085 ένας κύκλος μηχανής εκτελείται.

Στον 8085A υπάρχουν 7 διαφορετικοί τύποι κύκλων μηχανής:

1. Ανάκληση κώδικα (OP code fetch)
2. Ανάγνωση από τη μνήμη (memory read)
3. Εγγραφή στη μνήμη (memory write)
4. Ανάγνωση I/O (I/O read)
5. Εγγραφή I/O (I/O write)
6. Αναγνώριση διακοπής (interrupt acknowledge)
7. "Αεργος" κύκλος (bus idle)

Τα τρία σήματα κατάστασης, IO/\overline{M} , $S1$ και $S0$ τα οποία δημιουργούνται στην αρχή κάθε κύκλου μηχανής καθορίζουν τον τύπο, και παραμένουν νόμιμα για όλη τη διάρκεια του κύκλου. Σε επόμενο πίνακα φαίνεται πώς οι κύκλοι μηχανής κωδικοποιούνται μέσω των 3 αυτών bits. Το μέρος της ανάκλησης εντολής σε ένα κύκλο εντολής, απαιτεί ένα κύκλο μηχανής για κάθε byte της εντολής που ανακαλείται, άρα η διάρκεια της ανάκλησης εντολής είναι από 1 έως 3 κύκλους μηχανής.

Πίνακας 2.2 Κύκλοι μηχανής του μE 8085

Κύκλοι μηχανής	IO/\overline{M}	$S1$	$S0$	\overline{RD}	\overline{WR}	\overline{INTA}
Ανάκληση κώδικα	0	1	1	0	1	1
Ανάγνωση μνήμης	0	1	0	0	1	1
Εγγραφή μνήμης	0	0	1	1	0	1
Είσοδος	1	1	0	0	1	1
Εξοδος	1	0	1	1	0	1
Αναγνώριση διακοπής	1	1	1	1	1	0
Αεργος κύκλος	0	1	0	1	1	1
Αναγνώριση TRAP	1	1	1	1	1	1
HALT	T_s	0	0	T_s	T_s	1

Όπως έχει ήδη ειπωθεί, ο πρώτος κύκλος μηχανής σε ένα κύκλο εντολής είναι πάντα μια ανάκληση κώδικα (OpCode Fetch), αφού το πρώτο byte της εντολής είναι το OP code byte.

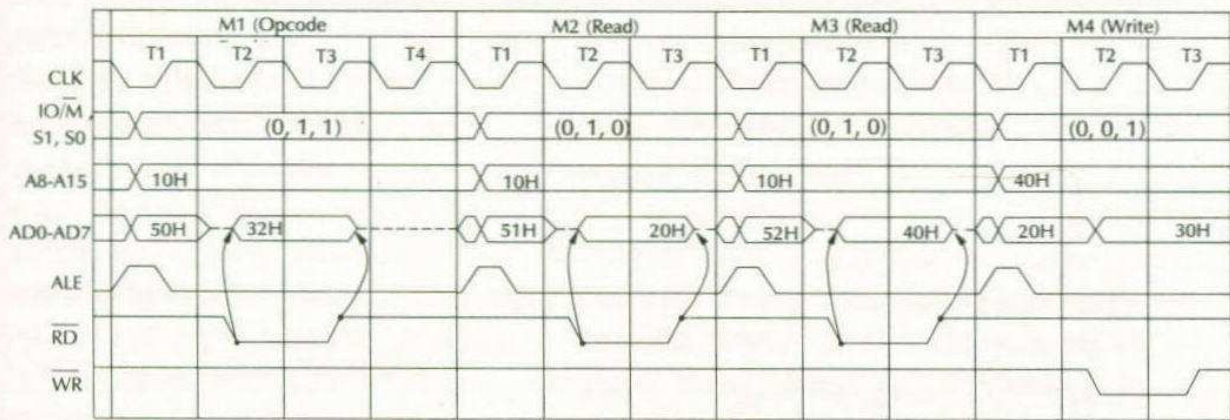
Ο αριθμός των κύκλων μηχανής που απαιτείται για την εκτέλεση μιας εντολής εξαρτάται από την συγκεκριμένη προς εκτέλεση εντολή. Μερικές εντολές δεν απαιτούν πρόσθετους κύκλους μηχανής από την ανάκληση της εντολής και μετά. Άλλες πάλι, χρειάζονται επιπλέον κύκλους μηχανής για να γράψουν ή να διαβάσουν στη μνήμη ή σε θύρα Ε/Ε. Πάντως, αυτός ο αριθμός κυμαίνεται μεταξύ 1 και 5 κύκλων μηχανής, και καμία εντολή δεν απαιτεί 6 ή περισσότερους κύκλους. Ας σημειωθεί ότι κύκλοι μηχανής σαν ανάγνωση/εγγραφή στη μνήμη μπορεί να συμβούν παραπάνω από μια φορά σε ένα κύκλο εντολής.

Οι κατάλληλοι κύκλοι μηχανής ενεργοποιούνται από τη μονάδα ελέγχου της CPU μόλις αυτή λάβει το OpCode της εντολής.

Κάθε κύκλος μηχανής διαιρείται από το ρολόι του συστήματος (system clock), σε ένα αριθμό καταστάσεων μετάβασης (transition states) ή πιο απλά T-καταστάσεις (όπως τους ονομάζει η Intel), οι οποίες αντιστοιχούν στη χρονική περίοδο μεταξύ 2 αρνητικών μεταβάσεων του παλμού του ρολογιού. Δηλαδή, μόλις έρχεται το αρνητικό μέτωπο ενός παλμού του ρολογιού, αλλάζει και η T-κατάσταση.

Στο σχήμα 2.12 φαίνεται ο χρονισμός των κύκλων εκτέλεσης της εντολής STA 4020H. Με την εντολή αυτή μεταφέρεται το περιεχόμενο του καταχωρητή A στη θέση 4020H. Εστω ότι $(A)=30\text{H}$ και ότι $(PC)=1050\text{H}$. Στον πρώτο κύκλο μηχανής M1 ανακαλείται ο κωδικός (32H) της εντολής από τη διεύθυνση 1050H. Στις δύο επόμενες θέσεις (1051H και 1052H) βρίσκονται τα byte της διεύθυνσης 4020H σε αντίστροφη σειρά. Το να καταχωρούνται οι διευθύνσεις αρχίζοντας από το χαμηλότερης αξίας byte είναι σύμβαση της INTEL που ακολουθείται σε όλους τους μικροεπεξεργαστές της. Έτσι οι δύο επόμενοι κύκλοι M2 και M3 αφορούν ανάγνωση για να συμπληρωθεί η εντολή που εκτελείται στον τέταρτο κύκλο M4. Στη διάρκεια του κύκλου αυτού το περιεχόμενο του συσσωρευτή (32H) εγγράφεται στη διεύθυνση 4020H. Μπορούμε να παρατηρήσουμε στις γραμμές $\text{AD}_0\text{-AD}_7$ το χρονισμό της πολύπλεξης της διεύθυνσης (κατάσταση T1) με τα δεδομένα, που μπορεί να εισέρχονται (M1, M2 M3) ή να εξέρχονται (M4) στον μE . Τα δεδομένα είναι έγκυρα στον κύκλο της ανάκλησης εντολής και της ανάγνωσης στην αρχή της κατάστασης T3. Στον κύκλο εγγραφής τα δεδομένα είναι έγκυρα από το μέσον της κατάστασης T2 μέχρι και το τέλος της κατάστασης T3.

Οι ενέργειες οι οποίες σχετίζονται με κάθε T-κατάσταση παρατίθενται στην επόμενη παράγραφο.



Σχήμα 2.12 Χρονισμός των κύκλων μηχανής της εντολής STA 4020H

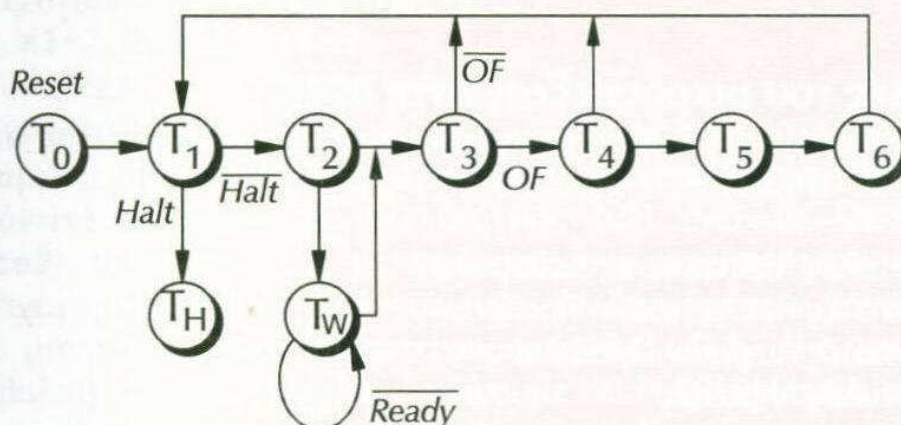
2.5.4. Λειτουργίες Συσχετισμένες με T-Καταστάσεις του 8085

Ένα απλοποιημένο διάγραμμα καταστάσεων μετάβασης για ένα κύκλο μηχανής του 8085 φαίνεται στο σχ.2.13. Όπως φαίνεται, κάθε κύκλος μηχανής αποτελείται από 3 έως 6 T-καταστάσεις, ενώ οι διάφοροι κύκλοι εντολής του μE απαιτούν από 4 έως 18 T-καταστάσεις. Είναι βέβαια φανερό από το σχ.2.13 ότι σε κάθε κύκλο μηχανής υποχρεωτικά ο 8085 περνά από τις T-καταστάσεις T1, T2 και T3. Κάθε κύκλος μηχανής τύπου ανάκλησης κώδικα απαιτεί 4 ή 6 T-καταστάσεις. Όλοι οι άλλοι κύκλοι μηχανής αποτελούνται από 3 καταστάσεις.

Στη συνέχεια δίνονται οι λειτουργίες που εκτελούνται στην διάρκεια κάθε T-κατάστασης:

- **T1:** Μια διεύθυνση συσκευής μνήμης ή I/O τοποθετείται στο address bus. Ένας παλμός ALE ενεργοποιείται για να επιτρέψει το κλειδωμά των bits AD0-AD7 (που τώρα περιέχουν διεύθυνση). Πληροφορίες για το status υπάρχουν στις γραμμές $\text{IO}/\overline{\text{M}}$, S1 και S0 για να καθορισθεί ο τύπος του κύκλου μηχανής. Ελέγχεται η σημαία HALT.
- **T2:** Δειγματοληπτούνται οι είσοδοι Ready και Hold. Ο PC αυξάνεται κατά 1 αν ο κύκλος μηχανής είναι μέρος ανάκλησης εντολής. Σε όλους τους κύκλους μηχανής εκτός του Bus Idle, ένα από τα σήματα, $\overline{\text{RD}}$, $\overline{\text{WR}}$, ή $\overline{\text{INTA}}$ ενεργοποιείται (μεταβαίνει από το 1 στο 0).
- **Tw:** (Προαιρετική) Αυτή η κατάσταση επέρχεται αν η γραμμή ready είναι σε χαμηλή στάθμη. Οι διάδρομοι διευθύνσεων, δεδομένων και ελέγχου παραμένουν ως έχουν.
- **T3:** Ένα byte εντολής ή δεδομένων μεταφέρεται προς ή από τον μE . Ο παλμός ελέγχου μεταβαίνει από το 0 στο 1.
- **T4:** Αποκωδικοποιούνται τα περιεχόμενα του καταχωρητή εντολών.

- **T5-T6:** Αυτές οι 2 καταστάσεις χρησιμοποιούνται για να ολοκληρώσουν την εκτέλεση ορισμένων εντολών.



Σχήμα 2.13 Διάγραμμα καταστάσεων του μE 8085
(OF: ανάκληση κώδικα)

Κατά την διάρκεια της κατάστασης T1, ο μE φορτώνει τις γραμμές διευθύνσεων AD0-AD7, A8-A15 με τη διεύθυνση μιας συσκευής (chip) μνήμης ή I/O. Κατά την διάρκεια της T2, κάθε κύκλου μηχανής που ανακαλεί μια εντολή πολλών bytes, ο PC αυξάνεται κατά 1. Και κατά τη διάρκεια της T3 μια μεταφορά δεδομένων από τον 8085 στο εξωτερικό bus δεδομένων συμβαίνει, ή το αντίστροφο, ανάλογα με τον τύπο του κύκλου μηχανής:

- **Ανάκληση κώδικα:** Ο OpCode μεταφέρεται στον καταχωρητή εντολών IR του μE από τη μνήμη.
- **Ανάγνωση από τη μνήμη ή από E/E ή αναγνώριση διακοπής:** Ενα byte δεδομένων μεταφέρεται από τον εξωτερικό διάδρομο δεδομένων στον μE .
- **Εγγραφή στη μνήμη ή σε E/E:** Ενα byte δεδομένων μεταφέρεται από τον 8085 στον εξωτερικό διάδρομο δεδομένων.
- **Αεργος διάδρομος:** Δεν συμβαίνει τίποτα απολύτως. (Εξού και άεργος).

Όπως φαίνεται στο σχήμα 2.13 μόλις τελειώσει ένας κύκλος μηχανής, αρχίζει ένας νέος, ξανά από την T1, και αυτή η διαδικασία συνεχίζεται επ' άπειρον, χωρίς ποτέ να μπορεί να διακοπεί. Στην πραγματικότητα όμως, δεν είναι έτσι. Υπάρχει μια ακόμα κατάσταση THALT η οποία σταματά τη λειτουργία του μE , και μια TWAIT προκειμένου να συμβαδίσει ο 8085 με αργές περιφερειακές συσκευές. Αυτές φαίνονται επίσης στο σχ.2.13.

Στην περίπτωση που ο 8085 συναντήσει εντολή HLT, αδρανοποιείται μέχρι μιά εξωτερική διακοπή τύπου RESET ή TRAP ενεργοποιηθεί στην

αντίστοιχη ακίδα του μE οπότε και αρχίζει την ρουτίνα εξυπηρέτησης της διακοπής αυτής.

2.6 Εντολές του μικροεπεξεργαστή 8085

Οι εντολές του μE 8085 μπορούν να ομαδοποιηθούν στις παρακάτω τέσσερις κατηγορίες:

- α) Εντολές Μεταφοράς Δεδομένων
- β) Εντολές Αριθμητικών Πράξεων
- γ) Εντολές Λογικών Πράξεων
- δ) Εντολές Αλματος

2.6.1 Εντολές Μεταφοράς Δεδομένων

Οι εντολές αυτές μεταφέρουν δεδομένα μεταξύ καταχωρητών ή μεταξύ καταχωρητών και μνήμης. Αφήνουν τις σημαίες ανεπηρέαστες.

MOV κ_1, κ_2

Το περιεχόμενο του καταχωρητή κ_2 μεταφέρεται στον κ_1 . Οι καταχωρητές κ_1, κ_2 μπορούν να είναι ένας συνδυασμός των A, B, C, D, E, H και L (ένα σύνολο 49 εντολών).

MOV κ, M

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H και L, μεταφέρεται στον καταχωρητή κ (ένας οποιοσδήποτε από τους A, B, C, D, E, H και L). Ο καταχωρητής H περιέχει το περισσότερο σημαντικό byte της διεύθυνσης και ο L το λιγότερο.

MOV M, κ

Το περιεχόμενο του καταχωρητή κ (ένας οποιοσδήποτε από τους A, B, C, D, E, H και L) μεταφέρεται στη θέση μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H και L.

Αν για παράδειγμα θέλουμε να αποθηκεύσουμε στη διεύθυνση που δείχνει ο καταχωρητής D-E το περιεχόμενο του καταχωρητή A, αυτό θα γίνει ως εξής:

MOV H, D ; το περιεχόμενο του καταχωρητή D πάει στον H

MOV L, E ; το περιεχόμενο του καταχωρητή E πάει στον L

MOV M, A ; με βάση το ζεύγος H-L αποθηκεύω τον A στη μνήμη.

MVI κ, byte

Το byte (που αποτελεί το δεύτερο byte της όλης εντολής) μεταφέρεται στον καταχωρητή κ (ένας από τους A, B, C, D, E, H, L).

MVI M, byte

Το byte (που αποτελεί το δεύτερο byte της όλης εντολής) μεταφέρεται στη θέση μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H, L.

LXI κ1-2,byte1 byte2

(κ2) ← byte1

(κ1) ← byte2

Το πρώτο byte (byte1) του ορίσματος μεταφέρεται στο λιγότερο σημαντικό καταχωρητή του ζεύγους (κ2) ενώ το δεύτερο byte (byte2) του ορίσματος μεταφέρεται στο περισσότερο σημαντικό καταχωρητή του ίδιου ζεύγους (κ1). Το ζευγάρι των καταχωρητών κ1-2 μπορεί να είναι οι καταχωρητές B-C, D-E, H-L και SP. Στη συμβολική μορφή μπορούμε να δίνουμε LXI H,2010H αλλά στη μνήμη, σε μορφή αντικειμενικού κώδικα έχουμε: τον κώδικα της εντολής και ακολουθούν πρώτα ο αριθμός 10H=(L) και μετά ο αριθμός 20H=(H).

Με βάση τα προηγούμενα αν θέλουμε να φορτώσουμε τον αριθμό που βρίσκεται στη διεύθυνση 2010H στον καταχωρητή B έχουμε δύο επιλογές:

1ος τρόπος.

MVI H, 20H	;Μεταφέρω άμεσα τη διεύθυνση στους καταχωρητές H
MVI L, 10H	;και L
MOV B, M	;Μεταφορά απ'τη διεύθυνση 2010H στον καταχωρητή B

2ος τρόπος.

LXI H, 2010H	;Η διεύθυνση στον H-L σε μια εντολή
MOV B, M	;Όπως στον πρώτο τρόπο.

Την προηγούμενη διαδικασία μπορούμε στον μΕ 8085 να την υλοποιήσουμε και με την εντολή **LDA**.

LDA Διεύθυνση

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο δεύτερο και τρίτο byte της εντολής (το τρίτο είναι το περισσότερο σημαντικό byte της διεύθυνσης), μεταφέρεται στον καταχωρητή A. Έτσι η προηγούμενη λειτουργία μπορεί να υλοποιηθεί και με τις παρακάτω εντολές:

LDA 2010H	;Μεταφέρω το περιεχόμενο της θέσης 2010H στον A
MOV B, A	;Μεταφέρω το περιεχόμενο του A στον B

STA Διεύθυνση

Το περιεχόμενο του καταχωρητή A μεταφέρεται στη θέση μνήμης της οποίας η διεύθυνση περιέχεται στο δεύτερο και τρίτο byte της εντολής (το τρίτο είναι το πιο σημαντικό byte της διεύθυνσης).

Αν θέλω να αποθηκεύσω το περιεχόμενο του καταχωρητή B στη θέση 2010H μπορώ να ακολουθήσω τους παρακάτω τρόπους:

1ος τρόπος.

LXI H, 2010H ;Φορτώνω την διεύθυνση στον καταχωρητή HL
MOV M, B ;Μεταφέρω το περιεχόμενο του B στη θέση 2010H

2ος τρόπος.

MOV A, B ;Μεταφέρω το περιεχόμενο του καταχωρητή B στον A
STA 2010H ;Αποθηκεύω στη θέση μνήμης 2010H.

Οι δύο επόμενες εντολές LHLD και SHLD επιτρέπουν τη φόρτωση και την αποθήκευση αντίστοιχα και των δύο καταχωρητών H και L από και προς τη μνήμη.

LHLD Διεύθυνση

$(L) \leftarrow (\text{byte3 byte2})$

$(H) \leftarrow (\text{byte3 byte2} + 1)$

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο δεύτερο και τρίτο byte της εντολής (το τρίτο είναι το περισσότερο σημαντικό byte της διεύθυνσης), μεταφέρεται στον καταχωρητή L. Το περιεχόμενο της αμέσως επόμενης θέσης μνήμης μεταφέρεται στον καταχωρητή H.

SHLD Διεύθυνση

$(\text{byte3 byte2}) \leftarrow (L)$

$(\text{byte3 byte2} + 1) \leftarrow (H)$

Το περιεχόμενο του καταχωρητή L μεταφέρεται στη θέση μνήμης της οποίας η διεύθυνση περιέχεται στο δεύτερο και τρίτο byte της εντολής (το τρίτο είναι το περισσότερο σημαντικό byte της διεύθυνσης). Το περιεχόμενο του καταχωρητή H μεταφέρεται στην αμέσως επόμενη θέση μνήμης.

Αν δεν έχουμε τη διεύθυνση σε απόλυτη τιμή, γνωρίζουμε όμως τη διεύθυνση στην οποία θα την βρούμε δηλ. έχουμε έμμεση προσπέλαση στη μνήμη, τότε μπορούμε να χρησιμοποιήσουμε τις δύο επόμενες εντολές.

LDAX κ1-2 (μήκους ενός byte)

$(A) \leftarrow M((k1)(k2))$

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση καθορίζεται από το ζεύγος των καταχωρητών κ1-2 μεταφέρεται στον καταχωρητή A. Το ζευγάρι των καταχωρητών κ1-2 μπορεί να είναι ένα από τα εξής δύο: B-C και D-E.

STAX κ1-2 (μήκους ενός byte)

$M((k1)(k2)) \leftarrow (A)$

Το περιεχόμενο του καταχωρητή A μεταφέρεται στη θέση μνήμης της οποίας η διεύθυνση καθορίζεται από το ζεύγος των καταχωρητών κ1-2. Το ζευγάρι των καταχωρητών κ1-2 μπορεί να είναι ένα από τα εξής δύο: B-C και D-E.

Οι δυο αυτές εντολές είναι αντίστοιχες με τις **MOV A, M** και **MOV M, A** όπου τον ρόλο των H-L παίζουν τα δυο άλλα ζεύγη καταχωρητών.

Τέλος με την εντολή **XCHG** τα περιεχόμενα των καταχωρητών H και L ανταλλάσσονται αμοιβαία με τα περιεχόμενα των καταχωρητών D και E αντίστοιχα.

2.6.2. Εντολές Αριθμητικών Πράξεων

Αυτό το σύνολο εντολών πραγματοποιεί αριθμητικές πράξεις σε δεδομένα που βρίσκονται στους καταχωρητές και στη μνήμη. Εκτός αν αναφέρεται διαφορετικά, όλες οι εντολές αυτού του συνόλου επηρεάζουν τις σημαίες σύμφωνα με τους βασικούς κανόνες που προαναφέρθηκαν στην αρχή του κεφαλαίου. Όλες οι πράξεις αφαίρεσης πραγματοποιούνται με αριθμητική συμπληρώματος ως προς δύο και τοποθετούν στη σημαία κρατούμενου (carry flag) το ένα όταν έχει προκύψει κρατούμενο και το μηδέν όταν δεν έχει προκύψει.

α) Εντολές πρόσθεσης στον συσσωρευτή A, ενός καταχωρητή, μνήμης και άμεσα ενός δεδομένου χωρίς και με κρατούμενο (σύνολο 6 εντολές).

ADD κ, ADC κ

$$(A) \leftarrow (A) + (\kappa), (A) \leftarrow (A) + (\kappa) + (Cy)$$

Το περιεχόμενο του καταχωρητή κ (ένας οποιοσδήποτε από τους A, B, C, D, E, H, L) προστίθεται στο περιεχόμενο του A χωρίς ή και με κρατούμενο. Το αποτέλεσμα τοποθετείται στον καταχωρητή A.

ADD M, ADC M

$$(A) \leftarrow A + ((H)(L)), (A) \leftarrow (A) + ((H)(L)) + (Cy)$$

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H και L, προστίθεται στο περιεχόμενο του καταχωρητή A. Το αποτέλεσμα τοποθετείται στον καταχωρητή A. Ο καταχωρητής H περιέχει το περισσότερο σημαντικό byte της διεύθυνσης και ο L το λιγότερο.

ADI byte, ACI byte (μήκους δύο bytes)

$$(A) \leftarrow (A) + \text{byte}, (A) \leftarrow (A) + \text{byte} + (Cy)$$

Το byte (που αποτελεί το δεύτερο byte της όλης εντολής) προστίθεται στο περιεχόμενο του καταχωρητή A. Το αποτέλεσμα

τοποθετείται στον καταχωρητή A. Για την εντολή ACI προστίθεται και το κρατούμενο.

β) Εντολές αφαίρεσης από τον συσσωρευτή A, ενός καταχωρητή, μνήμης και άμεσα ενός δεδομένου χωρίς και με δανειζόμενο (σύνολο 6 εντολές).

SUB κ, SBB κ (μήκους ενός byte)

$$(A) \leftarrow (A) - (\kappa), (A) \leftarrow (A) - (\kappa) - (CY)$$

Το περιεχόμενο του καταχωρητή κ (ένας οποιοσδήποτε από τους A, B, C, D, E, H, L) αφαιρείται από το περιεχόμενο του καταχωρητή A και το αποτέλεσμα τοποθετείται στον καταχωρητή A. Για την εντολή **SBB κ**, αφαιρείται και το κρατούμενο.

SUB M, SBB M (μήκους ενός byte)

$$(A) \leftarrow (A) - ((H)(L))$$

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H και L, αφαιρείται από το περιεχόμενο του καταχωρητή A και το αποτέλεσμα τοποθετείται στον καταχωρητή A. Ο καταχωρητής H περιέχει το περισσότερο σημαντικό byte της διεύθυνσης και ο L το λιγότερο. Για την εντολή **SBB M**, αφαιρείται και το κρατούμενο.

SUI byte, SBI byte (μήκους δύο bytes)

$$(A) \leftarrow (A) - \text{byte}, (A) \leftarrow (A) - \text{byte} - (CY)$$

Το byte (που αποτελεί το δεύτερο byte της όλης εντολής) αφαιρείται από το περιεχόμενο του καταχωρητή A και το αποτέλεσμα τοποθετείται στον καταχωρητή A. Για την εντολή **SBI**, αφαιρείται και το κρατούμενο.

γ) Εντολές αύξησης, ελάττωσης κατά 1 απλού καταχωρητή, θέσης μνήμης και διπλού καταχωρητή (σύνολο 6 εντολών).

INR κ (μήκους ενός byte)

$$(\kappa) \leftarrow (\kappa) + 1$$

Το περιεχόμενο του καταχωρητή κ (ένας οποιοσδήποτε από τους A, B, C, D, E, H, L) αυξάνεται κατά μία μονάδα. Επηρεάζονται όλες οι σημαίες εκτός από τη σημαία κρατούμενου CY.

INR M (μήκους ενός byte)

$$((H)(L)) \leftarrow ((H)(L)) + 1$$

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H και L, αυξάνεται κατά μια μονάδα. Ο καταχωρητής H περιέχει το περισσότερο σημαντικό byte της διεύθυνσης και ο L το λιγότερο. Επηρεάζονται όλες οι σημαίες εκτός από τη σημαία κρατούμενου CY.

DCR κ (μήκους ενός byte)

$$(κ) \leftarrow (κ) - 1$$

Το περιεχόμενο του καταχωρητή κ (ένας οποιοσδήποτε από τους A, B, C, D, E, H, L) μειώνεται κατά μία μονάδα. Επηρεάζονται όλες οι σημαίες εκτός από τη σημαία κρατούμενου CY.

DCR M (μήκους ενός byte)

$$((H)(L)) \leftarrow ((H)(L)) - 1$$

Το περιεχόμενο της θέσης μνήμης της οποίας η διεύθυνση περιέχεται στο ζευγάρι των καταχωρητών H και L, μειώνεται κατά μια μονάδα. Ο καταχωρητής H περιέχει το περισσότερο σημαντικό byte της διεύθυνσης και ο L το λιγότερο. Επηρεάζονται όλες οι σημαίες εκτός από τη σημαία κρατούμενου CY.

INX κ1-2 (μήκους ενός byte)

$$(κ1)(κ2) \leftarrow (κ1)(κ2) + 1$$

Το περιεχόμενο του ζεύγους καταχωρητών κ1-2 αυξάνεται κατά μία μονάδα. Το ζευγάρι των καταχωρητών κ1-2 μπορεί να είναι ένα από τα εξής τέσσερα: B-C, D-E, H-L, SP. Καμία σημαία δεν επηρεάζεται.

DCX κ1-2 (μήκους ενός byte)

$$(κ1)(κ2) \leftarrow (κ1)(κ2) - 1$$

Το περιεχόμενο του ζεύγους καταχωρητών κ1-2 μειώνεται κατά μία μονάδα. Το ζευγάρι των καταχωρητών κ1-2 μπορεί να είναι ένα από τα εξής τέσσερα: B-C, D-E, H-L, SP. Καμία σημαία δεν επηρεάζεται.

δ) Εντολή πρόσθεσης διπλής ακρίβειας.

DAD κ1-2 (μήκους ενός byte)

$$(H)(L) \leftarrow (H)(L) + (κ1)(κ2)$$

Το περιεχόμενο του ζεύγους καταχωρητών κ1-2 προστίθεται στο περιεχόμενο του ζεύγους H-L. Το τελικό αποτέλεσμα τοποθετείται στο ζεύγος H-L. Το ζευγάρι των καταχωρητών κ1-2 μπορεί να είναι ένα από τα εξής τέσσερα:

- B που αντιπροσωπεύει το ζεύγος B και C, με τον B περισσότερο σημαντικό καταχωρητή (που κρατά το περισσότερο σημαντικό byte της λέξης που περιέχεται στο ζεύγος) και τον C λιγότερο.
- D που αντιπροσωπεύει το ζεύγος D και E, με τον D περισσότερο σημαντικό καταχωρητή και τον E λιγότερο.
- H που αντιπροσωπεύει το ζεύγος H και L, με τον H περισσότερο σημαντικό καταχωρητή και τον L λιγότερο.
- SP που αντιπροσωπεύει τον καταχωρητή δείκτη στοίβας (16 bit).

Μόνο η σημαία κρατούμενου CY επηρεάζεται: Γίνεται ένα εάν προκύψει κρατούμενο από την πρόσθεση διπλής ακρίβειας, αλλιώς γίνεται μηδέν.

ε) Εντολή διόρθωσης για δεκαδικές πράξεις.

DAA (μήκους ενός byte)

Επιβάλλεται η χρήση της μετά από μια πράξη με δεκαδικούς αριθμούς. Το αποτέλεσμα που είναι ένας 8 bit αριθμός και βρίσκεται στον καταχωρητή A προσαρμόζεται έτσι ώστε να αντιστοιχεί πάλι σε δύο 4-bit δυαδικά κωδικοποιημένα δεκαδικά ψηφία με την ακόλουθη διαδικασία:

- Αν η τιμή των τεσσάρων λιγότερο σημαντικών δυαδικών ψηφίων του καταχωρητή A είναι μεγαλύτερη από εννέα ή αν η σημαία βοηθητικού κρατούμενου AC είναι 1, προστίθεται ο αριθμός 6 στον καταχωρητή.
 - Αν η τιμή των τεσσάρων περισσότερο σημαντικών bits του καταχωρητή A είναι τώρα μεγαλύτερη από εννέα ή αν η σημαία κρατούμενου CY είναι 1, προστίθεται ο αριθμός 6 στα τέσσερα περισσότερο σημαντικά δυαδικά ψηφία του καταχωρητή.
- Όλες οι σημαίες επηρεάζονται.

Πρέπει να τονιστεί ότι η εντολή αυτή δεν κάνει την μετατροπή ενός δυαδικού αριθμού σε BCD μορφή. Απλώς διορθώνει πράξεις αριθμών που ήταν σε BCD μορφή ώστε το αποτέλεσμα να είναι στην ίδια μορφή.

Παρακάτω δίνεται ένα παράδειγμα με σκοπό την καλύτερη κατανόηση της λειτουργίας αυτής της εντολής. Έστω ότι θέλω την πρόσθεση των δεκαδικών αριθμών 27_{10} και 36_{10} . Οι αριθμοί αυτοί εφόσον παριστάνονται σε συμπτυγμένη BCD μορφή δηλαδή το ψηφίο των δεκάδων είναι στα 4 MSB (περισσότερο σημαντικά bits) και το ψηφίο των μονάδων στα 4 LSB (λιγότερο σημαντικά bits) μιας παράστασης των 8 bits, θεωρούνται από τον μE ως δυαδικοί 27H και 36H . Οι δύο πρώτες εντολές του προγράμματος θα δώσουν στον συσσωρευτή A την τιμή 5DH . Η εντολή **DAA** προσαρμόζει τελικά το αποτέλεσμα σε BCD μορφή (63_{10}).

MVI A, 27H	;Ο μE βλέπει τον αριθμό σαν δεκαεξαδικό
ADI 36H	;Ομοίως
DAA	;Η εντολή αυτή εφόσον υπάρχει βοηθητικό κρατούμενο ;AC θα προσθέσει τον αριθμό 6. Έτσι προκύπτει τελικό ;αποτέλεσμα 63_{10} που είναι πράγματι σωστό.